

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-321466

(43)Date of publication of application : 03.12.1996

(51)Int.Cl.

HO1L 21/20
 HO1L 21/268
 HO1L 27/12
 HO1L 29/786
 HO1L 21/336

(21)Application number : 07-128920

(71)Applicant : SEMICONDUCTOR ENERGY LAB
 CO LTD

(22)Date of filing : 28.04.1995

(72)Inventor : YAMAZAKI SHUNPEI
 MIYANAGA SHOJI
 TERAMOTO SATOSHI

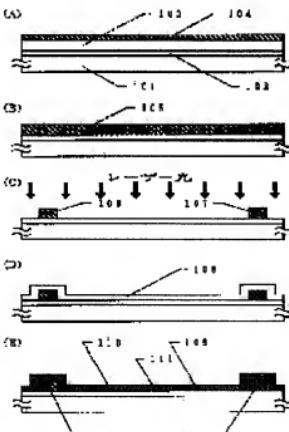
(30)Priority

Priority number : 07 86331 Priority date : 17.03.1995 Priority country : JP
 07 88787 21.03.1995 JP(54) SEMICONDUCTOR DEVICE, AND MANUFACTURE OF SEMICONDUCTOR, AND
 MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To provide a film transistor which has property equivalent to one using single-crystal silicon.

CONSTITUTION: A base film 102 is made on a glass substrate 101, and thereon, an amorphous silicon film 103 is made. Here, a nickel film 104 is made, and heating is performed, thus the amorphous silicon film 103 is crystallized by the action of nickel element. Then, patterning is performed to make seed crystals 106 and 107. Furthermore, an amorphous silicon film 108 is grown to cover the seed crystal, and by heat treatment, the crystal growth from that seed crystal is made. This way, the region equivalent to single-crystal silicon can be made around the seed crystal. And, by constituting a film



transistor with this region as an active layer, a film transistor, which has properties equivalent to the case where single crystal silicon is used, can be obtained.

LEGAL STATUS

[Date of request for examination] 19.04.2002
[Date of sending the examiner's decision of 09.11.2004
rejection]
[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]
[Date of final disposal for application]
[Patent number] 3675886
[Date of registration] 13.05.2005
[Number of appeal against examiner's 2004-025152
decision of rejection]
[Date of requesting appeal against examiner's 09.12.2004
decision of rejection]
[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The process which forms the 1st semi-conductor film on the substrate which has an insulating front face, the process which crystallizes said 1st semi-conductor film by giving energy, and by performing patterning to said 1st semi-conductor film The process which forms the field used as seed crystal, and the process which makes the predetermined crystal face remain selectively in said seed crystal by performing etching, The production approach of the process which covers said seed crystal and forms the 2nd semi-conductor film, and the semi-conductor characterized by having a ***** process for the crystal growth from said seed crystal in said 2nd semi-conductor film by giving energy.

[Claim 2] The production approach of the semi-conductor characterized by the 1st and 2nd semi-conductor film being silicon film in claim 1.

[Claim 3] The production approach of the semi-conductor characterized by the 1st and 2nd semi-conductor film being amorphous silicon film in claim 1.

[Claim 4] The production approach of the semiconductor device characterized by being chosen out of heating, the exposure of laser light, and the exposure of strong light, and using that it is simultaneous or gradually one sort or two or more kinds of approaches as how to give energy in claim 1.

[Claim 5] The production approach of the semi-conductor characterized by performing laser light while heating to the field used as seed crystal in claim 1, or the exposure of strong light.

[Claim 6] It is the production approach of the semi-conductor characterized by performing crystallization by giving energy in the condition of the 1st semi-conductor film being silicon film, and the metallic element which promotes crystallization of silicon on this silicon film having touched in claim 1, and having been held.

[Claim 7] The production approach of the semi-conductor characterized by using nickel in claim 1 as a metallic element which promotes crystallization of silicon.

[Claim 8] The production approach of the semi-conductor characterized by using a kind or two or more kinds of elements which were chosen from Fe, Co, nickel, Ru, Rh, Pd, Os, Ir, Pt, Cu, and Au in claim 1 as a metallic element which promotes crystallization of silicon.

[Claim 9] The production approach of the semi-conductor characterized by using a glass substrate as a substrate in claim 1.

[Claim 10] The process which forms the 1st silicon film on the substrate which has an insulating front face, and the process which it touches [process] and makes the metallic element which promotes crystallization of silicon hold on said 1st silicon film, The process which crystallizes said 1st silicon film by giving energy, and by performing patterning to said 1st silicon film The process which forms the field used as seed crystal, and the process which makes the predetermined crystal face remain selectively in said seed crystal by performing etching, The process which covers said seed crystal and forms the 2nd silicon film, and the process which it touches [process] and makes the metallic element which promotes crystallization of silicon hold on said 1st silicon film, The production approach of the semi-conductor characterized by having a ***** process for the crystal growth from said seed crystal in said 2nd silicon film by giving energy.

[Claim 11] The production approach of the semi-conductor characterized by using nickel in claim 10 as a metallic element which promotes crystallization of silicon.

[Claim 12] The production approach of the semi-conductor characterized by using a kind or two or more kinds of elements which were chosen from Fe, Co, nickel, Ru, Rh, Pd, Os, Ir, Pt, Cu, and Au in claim 10 as a metallic element which promotes crystallization of silicon.

[Claim 13] The process which forms the 1st silicon film on the substrate which has an insulating front face, the process which crystallizes said 1st silicon film by giving energy, and by performing patterning to said 1st silicon film The process which forms the field used as seed crystal, and the process which makes the predetermined crystal face remain selectively in said seed crystal by performing etching, It sets on said 1st silicon film the process which covers said seed crystal and forms the 2nd silicon film, and by giving energy. The crystal growth from said seed crystal A ***** process, The production approach of the semiconductor device characterized by having the process which performs patterning including removing the field in which said seed crystal is formed at least, and forms the barrier layer of a semiconductor device.

[Claim 14] In claim 13 the barrier layer of a semiconductor device The hydrogen or the halogen for the grain boundary not existing substantially and neutralizing a point defect is included by the concentration of 0.001 - 1 atom %. And the production approach of the semiconductor device characterized by including the atom of carbon and nitrogen by the concentration of $1 \times 10^{16} - 5 \times 10^{18}$ atom cm⁻³, and including the atom of oxygen by the concentration of $1 \times 10^{17} - 5 \times 10^{19}$ atom cm⁻³.

[Claim 15] The process which forms the 1st silicon film on the substrate which has an insulating front face, the process which crystallizes said 1st silicon film by giving energy, and by performing patterning to said 1st silicon film The process which forms the field used as seed crystal, and the process which makes the predetermined crystal face remain selectively in said seed crystal by performing etching, The process which covers said seed crystal and forms the 2nd silicon film, and the process which performs patterning and forms the 2nd silicon film in the shape of a rectangle, It sets on said 2nd silicon film by giving energy. The crystal growth from said seed crystal A ***** process, The process which performs patterning including removing the field in which said seed crystal is formed at least to said 2nd silicon film, and forms the barrier layer of a semiconductor device, The production approach of the semiconductor device characterized by locating said seed crystal in the part of the angle of the 2nd silicon film which *****(ed) and was formed in the shape of [said] a rectangle.

[Claim 16] The production approach of the semiconductor device characterized by crystallizing the silicon film to the 2nd by irradiating scanning laser light in claim 15 from the part of the angle of the 2nd silicon film formed in the shape of a rectangle.

[Claim 17] The process which forms the 1st silicon film on the substrate which has an insulating front face, the process which crystallizes said 1st silicon film by giving energy, and by performing patterning to said 1st silicon film The process which forms the field used as seed crystal, and the process which makes the predetermined crystal face remain selectively in said seed crystal by performing etching, The process which covers said seed crystal and forms the 2nd silicon film, and the process which performs patterning and forms the 2nd silicon film in the shape of a polygon, It sets on said 2nd silicon film by giving energy. The crystal growth from said seed crystal A ***** process, The process which performs patterning including removing the field in which said seed crystal is formed at least to said 2nd silicon film, and forms the barrier layer of a semiconductor device, The production approach of the semiconductor device characterized by locating said seed crystal in the part of the angle of the 2nd silicon film which *****(ed) and was formed in the shape of [said] a polygon.

[Claim 18] The production approach of the semiconductor device characterized by crystallizing the silicon film to the 2nd by irradiating scanning laser light in claim 17 from the part of the angle of the 2nd silicon film formed in the shape of a polygon.

[Claim 19] The hydrogen or the halogen for the grain boundary not existing substantially and neutralizing a point defect is included by the concentration of 0.001 - 1 atom %. And the atom of carbon and nitrogen is included by the concentration of $1 \times 10^{16} - 5 \times 10^{18}$ atom cm⁻³. And the semiconductor device characterized by making into a barrier layer the field which contains the atom of oxygen by the

concentration of 1×10^{17} - 5×10^{19} atom cm $^{-3}$, and contains nickel by the concentration of 1×10^{15} - 1×10^{19} atom cm $^{-3}$.

[Claim 20] The hydrogen or the halogen for the grain boundary not existing substantially and neutralizing a point defect is included by the concentration of 0.001 - 1 atom %. And the atom of carbon and nitrogen is included by the concentration of 1×10^{16} - 5×10^{18} atom cm $^{-3}$. And the atom of oxygen is included by the concentration of 1×10^{17} - 5×10^{19} atom cm $^{-3}$. And it is the semiconductor device which it has the semiconductor device which made the barrier layer the field which contains nickel by the concentration of 1×10^{15} - 1×10^{19} atom cm $^{-3}$, and said semiconductor device consists of 2 set [1], and is characterized by removing the semi-conductor layer between said two semiconductor devices.

[Claim 21] The process which forms the 1st silicon film on the substrate which has an insulating front face, the process which crystallizes said 1st silicon film by giving energy, and by performing patterning to said 1st silicon film The process which forms the field used as seed crystal, and the process which makes the predetermined crystal face remain selectively in said seed crystal by performing etching, It sets on said 2nd silicon film the process which covers said seed crystal and forms the 2nd silicon film, and by giving energy. The crystal growth from said seed crystal A ***** process, Patterning of said 2nd silicon film is carried out, and it has the process which removes at least the part in which said seed crystal exists. In the 2nd [after / said / patterning was carried out] silicon film The production approach of the semi-conductor characterized by containing the metallic element which hydrogen is 0.001 -1atm % Contained, and promotes crystallization of silicon by the concentration of 1×10^{16} atom -5×10^{18} atom cm $^{-3}$.

[Claim 22] The process which forms the 1st silicon film on the substrate which has an insulating front face, the process which crystallizes said 1st silicon film by giving energy, and by performing patterning to said 1st silicon film The process which forms the field used as seed crystal, and the process which makes the predetermined crystal face remain selectively in said seed crystal by performing etching, It sets on said 2nd silicon film the process which covers said seed crystal and forms the 2nd silicon film, and by giving energy. The crystal growth from said seed crystal A ***** process, Patterning of said 2nd silicon film is carried out, and it has the process which removes at least the part in which said seed crystal exists. In the 2nd [after / said / patterning was carried out] silicon film The production approach of the semi-conductor characterized by containing the metallic element which hydrogen is 0.001 -1atm % Contained, and promotes crystallization of silicon by the concentration of 1×10^{16} atom -5×10^{18} atom cm $^{-3}$.

[Claim 23] In claim 21 or claim 22, in the 2nd [after patterning was carried out] silicon film The hydrogen or the halogen for the grain boundary not existing substantially and neutralizing a point defect is contained by the concentration of 0.001 - 1 atom %. And the atom of carbon and nitrogen is contained by the concentration of 1×10^{16} - 5×10^{18} atom cm $^{-3}$. And the production approach of the semi-conductor characterized by containing the atom of oxygen by the concentration of 1×10^{17} - 5×10^{19} atom cm $^{-3}$, and containing nickel by the concentration of 1×10^{15} - 1×10^{19} atom cm $^{-3}$.

[Claim 24] The production approach of the semi-conductor characterized by being chosen out of heating, the exposure of laser light, and the exposure of strong light, and using that it is simultaneous or gradually one sort or two or more kinds of approaches as how to give energy in claim 21 or claim 22.

[Claim 25] The production approach of the semi-conductor characterized by performing laser light while heating to the field used as seed crystal in claim 21 or claim 22, or the exposure of strong light.

[Claim 26] The production approach of the semi-conductor characterized by performing crystallization by giving energy where the metallic element which promotes crystallization of silicon in contact with the 1st silicon film touched and is held in claim 21 or claim 22.

[Claim 27] The production approach of the semi-conductor characterized by using nickel in claim 21 or claim 22 as a metallic element which promotes crystallization of silicon.

[Claim 28] The production approach of the semi-conductor characterized by using a kind or two or more kinds of elements which were chosen from Fe, Co, nickel, Ru, Rh, Pd, Os, Ir, Pt, Cu, and Au in claim 21 or claim 22 as a metallic element which promotes crystallization of silicon.

[Claim 29] The production approach of the semi-conductor characterized by using magnitude of seed

crystal as 0.1-5-micrometer angle in claim 21 or claim 22.

[Claim 30] The production approach of the semi-conductor characterized by using magnitude of seed crystal as 0.1-2-micrometer angle in claim 21 or claim 22.

[Claim 31] The process which forms the 1st silicon film on the substrate which has an insulating front face, the process which crystallizes said 1st silicon film by giving energy, and by performing patterning to said 1st silicon film. The process which forms the field used as seed crystal, and the process which makes the predetermined crystal face remain selectively in said seed crystal by performing etching. It sets on said 2nd silicon film the process which covers said seed crystal and forms the 2nd silicon film, and by giving energy. The crystal growth from said seed crystal A ***** process, The process which removes at least the field where patterning of said 2nd silicon film is carried out, and said seed crystal exists, It has the process which forms at least two 1 set of semiconductor devices across the field where said seed crystal existed. In the 2nd [after / said / patterning was carried out] silicon film The production approach of the semiconductor device characterized by containing the metallic element which hydrogen is 0.001 -1atm % Contained, and promotes crystallization of silicon by the concentration of 1×10^{16} atom -1×10^{19} atom cm $^{-3}$.

[Claim 32] In claim 31, in the 2nd [after patterning was carried out] silicon film The hydrogen or the halogen for the grain boundary not existing substantially and neutralizing a point defect is contained by the concentration of 0.001 - 1 atom %. And the atom of carbon and nitrogen is contained by the concentration of 1×10^{16} - 5×10^{18} atom cm $^{-3}$. And the production approach of the semiconductor device characterized by containing the atom of oxygen by the concentration of 1×10^{17} - 5×10^{19} atom cm $^{-3}$, and including nickel by the concentration of 1×10^{15} - 1×10^{19} atom cm $^{-3}$.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] Invention indicated on these descriptions relates to the technique which forms the crystalline silicon film which has the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal on the substrate which has insulating front faces, such as glass. Moreover, it is related with the technique which forms the thin film semiconductor device represented by the thin film transistor using this crystalline silicon film.

[0002]

[Description of the Prior Art] In recent years, the technique which constitutes a thin film transistor using the thin film silicon semi-conductor film (number of thickness 100- about thousands ofA) formed on the substrate which has a glass substrate and an insulating front face attracts attention. It is the liquid crystal display of a active-matrix mold that application of a thin film transistor is expected most. The liquid crystal display of a active-matrix mold has the configuration held on both sides of liquid crystal between the glass substrates of a couple. Moreover, it has the configuration which has arranged the thin film transistor to each of the pixel electrode arranged in the shape of [of a-100 several 100x number] a matrix. In such a configuration, the technique which forms a thin film transistor on a glass substrate is needed.

[0003] In order to form a thin film transistor on a glass substrate, it is necessary to form the thin film semiconductor for constituting a thin film transistor on a glass substrate. Generally as a thin film semiconductor formed on a glass substrate, the amorphous silicon film (amorphous silicon film) formed with a plasma-CVD method or a reduced pressure heat CVD method is used.

[0004] In the actual condition, although the thin film transistor using the amorphous silicon film is put in practical use, in order to obtain a higher-definition display, the need of the thin film transistor using a silicon semi-conductor thin film (it is called the crystalline silicon film) with crystallinity is carried out.

[0005] The technique indicated by the publication-number 6-No. 232059 official report by these people and the publication-number 6-No. 244103 official report as an approach of forming the crystalline silicon film on a glass substrate radical is well-known. The technique indicated by this official report forms the crystalline silicon film on a glass substrate by using the metallic element which promotes crystallization of silicon by 550 degrees C and the heat-treatment of about 4 hours which are the heating conditions which a glass substrate bears.

[0006] However, the crystalline silicon film obtained by the approach using the above-mentioned technique cannot be used for thin film galvanized iron JISUTA for constituting various arithmetic circuits, a memory circuit, etc. This is because the property which the crystallinity runs short and is needed is not acquired.

[0007] The circuit which deals with the actuation circuit and video signal for driving the thin film transistor arranged to the pixel field, or is controlled, the store circuit which memorizes various information are needed for the circumference circuit of the liquid crystal display of a active-matrix mold, or the liquid crystal display of a passive mold.

[0008] The store circuit which memorizes the circuit which deals with a video signal or is controlled in these circuits, and various information is asked for the engine performance which is equal to the integrated circuit using a well-known single crystal wafer. Therefore, when it is going to integrate these circuits using the thin film semiconductor formed on a glass substrate, it is necessary to form the crystalline silicon film with the crystallinity which is equal to a single crystal on a glass substrate.

[0009] As an approach of raising the crystallinity of the crystalline silicon film, it is possible to perform heat-treatment for the second time, or to irradiate laser light to the obtained crystalline silicon film. However, even if it repeats heat-treatment and the exposure of laser light, it has become clear for dramatic crystalline improvement to be difficult.

[0010] Moreover, although the technique of obtaining a single crystal silicon thin film by using a SOI technique is also studied, since a single crystal silicon substrate cannot be used for a liquid crystal display, the technique concerned cannot be used for a direct liquid crystal display. Since substrate area is limited when a single crystal wafer is used especially, it is difficult for the liquid crystal display which has the large area expected that need will grow from now on to use a SOI technique.

[0011]

[Problem(s) to be Solved by the Invention] Invention indicated on these descriptions makes it a technical problem to form the field it can be considered that is a single crystal or a single crystal on the substrate which has an insulating front face, especially a glass substrate, and to form the thin film semiconductor device represented by the thin film transistor using this field.

[0012]

[Means for Solving the Problem] The process which forms the 1st semi-conductor film on the substrate with which one of the invention indicated on these descriptions has an insulating front face, The process which crystallizes said 1st semi-conductor film by giving energy, and by performing patterning to said 1st semi-conductor film. The process which forms the field used as seed crystal, and the process which makes the predetermined crystal face remain selectively in said seed crystal by performing etching. It is characterized by having a ***** process for the crystal growth from said seed crystal in said 2nd semi-conductor film the process which covers said seed crystal and forms the 2nd semi-conductor film, and by giving energy.

[0013] In the above-mentioned configuration, the silicon film is typically used as 1st and 2nd semi-conductor film. Moreover, generally the amorphous silicon film by which the silicon film is formed with a CVD method is used.

[0014] It is for ***** about crystal growth to make the predetermined crystal face remain selectively so that it may become a crystal more near a single crystal. Making the predetermined crystal face remain should just use an etching means to have selectivity to the predetermined crystal face. for example, H₂O -- 63.3wt(s)% and KOH -- 23.4wt(s)% and isopropanol -- 13.3wt(s)% weight -- a field (100) can be made to be able to remain selectively and the seed crystal covered as a result (100) in the field can be made to remain selectively by using the etchant mixed with the mixing ratio

[0015] Moreover, a field (111) can be made to remain selectively by performing etching in the gaseous phase using a hydrazine (N two H4). Specifically, it is ClF₃ as etching gas. N two H4 A field (111) can be made to remain by the used dry etching.

[0016] Moreover, as how to give the energy in the above-mentioned configuration, it is chosen out of heating, the exposure of laser light, and the exposure of strong light, and one sort or two or more kinds of approaches can be used that it is simultaneous or gradually. For example, heating and the exposure of laser light can be performed by turns, and it can heat [the exposure of laser light while heating, irradiating laser light after heating, or] after the exposure of laser light. Moreover, what uses strong light instead of laser light is sufficient.

[0017] When crystallizing the silicon film concerned by using the silicon film as semi-conductor film, and giving energy, it is useful to use the metallic element which promotes crystallization of silicon. For example, when it is going to crystallize with heating the amorphous silicon film which formed membranes with the plasma-CVD method or the reduced pressure heat CVD method, heat-treatment of 10 hours or more is needed at the temperature of 600 degrees C or more, but when the metallic element

which promotes crystallization of silicon is used, the result more than equivalent can be obtained with it by 550 degrees C and heat-treatment of 4 hours.

[0018] As a metallic element which promotes crystallization of silicon, the effectiveness of nickel is the highest and it is useful. Moreover, a kind or two or more kinds of elements which were chosen from Fe, Co, Ru, Rh, Pd, Os, Ir, Pt, Cu, and Au can also be used. Especially Fe, Pd, Pt, Cu, and Au can acquire the effectiveness which ranks second to nickel.

[0019] the crystal growth from seed crystal -- ***** -- by things, the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal can be formed in a predetermined field. The field it can be considered that is this single crystal, or the field it can be considered substantially that is a single crystal is defined as a field which fulfills the following conditions.

- The grain boundary does not exist substantially.
- The hydrogen or the halogen for neutralizing a point defect is included by the concentration of 0.001 - 1 atom %.
- The atom of carbon and nitrogen is included by the concentration of $1 \times 10^{16} - 5 \times 10^{18}$ atom cm⁻³, and the atom of - oxygen is included by the concentration of $1 \times 10^{17} - 5 \times 10^{19}$ atom cm⁻³.

[0020] The process at which the configuration of other invention forms the 1st silicon film on the substrate which has an insulating front face, The process which it touches [process] and makes the metallic element which promotes crystallization of silicon hold on said 1st silicon film, the process which crystallizes said 1st silicon film by giving energy, and by performing patterning to said 1st silicon film The process which forms the field used as seed crystal, and the process which makes predetermined crystal orientation remain selectively in said seed crystal by performing etching, The process which covers said seed crystal and forms the 2nd silicon film, and the process which it touches [process] and makes the metallic element which promotes crystallization of silicon hold on said 1st silicon film, It is characterized by having a ***** process for the crystal growth from said seed crystal in said 2nd silicon film by giving energy.

[0021] The configuration of other invention the process which forms the 1st silicon film on the substrate which has an insulating front face, the process which crystallizes said 1st silicon film by giving energy, and by performing patterning to said 1st silicon film The process which forms the field used as seed crystal, and the process which makes predetermined crystal orientation remain selectively in said seed crystal by performing etching, It sets on said 1st silicon film the process which covers said seed crystal and forms the 2nd silicon film, and by giving energy. The crystal growth from said seed crystal A ***** process, It is characterized by having the process which performs patterning including removing the field in which said seed crystal is formed at least, and forms the barrier layer of a semiconductor device.

[0022] In the above-mentioned configuration, it is the description that the field of the obtained barrier layer is the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal. This field is defined as a field which contains the hydrogen or the halogen for the grain boundary not existing substantially and neutralizing a point defect by the concentration of 0.001 - 1 atom %, contains the atom of carbon and nitrogen by the concentration of $1 \times 10^{16} - 5 \times 10^{18}$ atom cm⁻³, and contains the atom of oxygen by the concentration of $1 \times 10^{17} - 5 \times 10^{19}$ atom cm⁻³.

[0023] The configuration of other invention the process which forms the 1st silicon film on the substrate which has an insulating front face, the process which crystallizes said 1st silicon film by giving energy, and by performing patterning to said 1st silicon film The process which forms the field used as seed crystal, and the process which makes predetermined crystal orientation remain selectively in said seed crystal by performing etching, The process which covers said seed crystal and forms the 2nd silicon film, and the process which performs patterning and forms the 2nd silicon film in the shape of a rectangle, It sets on said 2nd silicon film by giving energy. The crystal growth from said seed crystal A ***** process, It has the process which performs patterning including removing the field in which said seed crystal is formed at least to said 2nd silicon film, and forms the barrier layer of a semiconductor

device, and is characterized by locating said seed crystal in the part of the angle of the 2nd silicon film formed in the shape of [said] a rectangle.

[0024] The concrete example using the above-mentioned configuration is shown in drawing 3 . The configuration which crystallizes the amorphous silicon film 302 is indicated by by locating seed crystal 303 in the angle of the amorphous silicon film 302 formed in the shape of a rectangle at a part 304, and irradiating drawing 3 , scanning the laser light by which beam processing was carried out from the part at the line.

[0025] In drawing 3 , although the example which carries out patterning of the silicon film 302 (amorphous silicon film) to four square shapes is shown, a square or a rectangle is sufficient as this.

[0026] The configuration of other invention the process which forms the 1st silicon film on the substrate which has an insulating front face, the process which crystallizes said 1st silicon film by giving energy, and by performing patterning to said 1st silicon film The process which forms the field used as seed crystal, and the process which makes predetermined crystal orientation remain selectively in said seed crystal by performing etching, The process which covers said seed crystal and forms the 2nd silicon film, and the process which performs patterning and forms the 2nd silicon film in the shape of a polygon, It sets on said 2nd silicon film by giving energy. The crystal growth from said seed crystal A ***** process, It has the process which performs patterning including removing the field in which said seed crystal is formed at least to said 2nd silicon film, and forms the barrier layer of a semiconductor device, and is characterized by locating said seed crystal in the part of the angle of the 2nd silicon film formed in the shape of [said] a polygon.

[0027] The concrete example of the above-mentioned configuration is shown in drawing 4 . The configuration which crystallizes the amorphous silicon film 401 is shown by by locating seed crystal in the part 403 of the angle of the amorphous silicon film 401 by which patterning was carried out to five square shapes of a home base mold, and irradiating drawing 4 , scanning the laser light by which beam processing was carried out from this part of 403 at the line.

[0028] Although the example which carries out patterning of the silicon film to five square shapes is shown in drawing 4 , this is good also as a polygon with still more angles. However, if the number of angles increases, the include angle of an angle will become large inevitably and the effectiveness of advancing crystallization from an angle will decrease.

[0029] The configuration of other invention the process which forms the 1st silicon film on the substrate which has an insulating front face, the process which crystallizes said 1st silicon film by giving energy, and by performing patterning to said 1st silicon film The process which forms the field used as seed crystal, and the process which makes the predetermined crystal face remain selectively in said seed crystal by performing etching, It sets on said 2nd silicon film the process which covers said seed crystal and forms the 2nd silicon film, and by giving energy. The crystal growth from said seed crystal A ***** process, Patterning of said 2nd silicon film is carried out, and it has the process which removes at least the part in which said seed crystal exists. In the 2nd [after / said / patterning was carried out] silicon film It is characterized by containing the metallic element which hydrogen is 0.001 -1atm % Contained, and promotes crystallization of silicon by the concentration of 1×10^{16} atom -1×10^{19} atom cm $^{-3}$.

[0030] In the above-mentioned configuration, the silicon film typically formed with the plasma-CVD method or the reduced pressure heat CVD method is used as 1st and 2nd silicon film.

[0031] It is for ***** about crystal growth to make the predetermined crystal face remain selectively so that it may become a crystal more near a single crystal. Making the predetermined crystal face remain should just use an etching means to have selectivity to the predetermined crystal face. for example, H₂ O -- 63.3wt(s)% and KOH -- 23.4wt(s)% and isopropanol -- 13.3wt(s)% weight -- a field (100) can be made to be able to remain selectively and the seed crystal covered as a result (100) in the field can be made to remain selectively by using the etchant mixed with the mixing ratio This is because the etching rate to the field (100) of the above-mentioned etchant is low as compared with other crystal faces.

[0032] Moreover, a field (111) can be made to remain selectively by performing etching in the gaseous phase using a hydrazine (N two H4). Specifically, it is ClF₃ as etching gas. N two H4 A field (111) can

be made to remain by the used dry etching. It is because this is also low as compared with the crystal face of others [etching rate / to the field (111) of a hydrazine].

[0033] Moreover, as how to give the energy in the above-mentioned configuration, it is chosen out of heating, the exposure of laser light, and the exposure of strong light, and one sort or two or more kinds of approaches can be used that it is simultaneous or gradually. For example, heating and the exposure of laser light can be performed by turns, and it can heat [the exposure of laser light while heating, irradiating laser light after heating, or] after the exposure of laser light. Moreover, what uses strong light instead of laser light is sufficient.

[0034] When crystallizing the silicon film concerned by using the silicon film as semi-conductor film, and giving energy, it is useful to use the metallic element which promotes crystallization of silicon. For example, when it is going to crystallize with heating the amorphous silicon film which formed membranes with the plasma-CVD method or the reduced pressure heat CVD method, heat-treatment of 10 hours or more is needed at the temperature of 600 degrees C or more, but when the metallic element which promotes crystallization of silicon is used, the result more than equivalent can be obtained with it by 550 degrees C and heat-treatment of 4 hours.

[0035] As a metallic element which promotes crystallization of silicon, the effectiveness of nickel is the highest and it is useful. Moreover, a kind or two or more kinds of elements which were chosen from Fe, Co, Ru, Rh, Pd, Os, Ir, Pt, Cu, and Au can also be used. Especially Fe, Pd, Pt, Cu, and Au can acquire the effectiveness which ranks second to nickel.

[0036] the crystal growth from seed crystal -- ***** -- by things, the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal can be formed in a predetermined field. The field it can be considered that is this single crystal, or the field it can be considered substantially that is a single crystal is defined as a field which fulfills the following conditions.

- The grain boundary does not exist substantially.
- The hydrogen or the halogen for neutralizing a point defect is included by the concentration of 0.001 - 1 atom %.

- The atom of carbon and nitrogen is included by the concentration of $1 \times 10^{16} - 5 \times 10^{18}$ atom cm⁻³, and the atom of - oxygen is included by the concentration of $1 \times 10^{17} - 5 \times 10^{19}$ atom cm⁻³.

[0037] moreover, the concentration of the metallic element concerned in the field it can be considered that is the above-mentioned single crystal by removing the field where seed crystal exists, or the field it can be considered substantially that is a single crystal -- $1 \times 10^{16} - 1 \times 10^{19}$ atom cm⁻³ -- it can be preferably referred to as $1 \times 10^{16} - 5 \times 10^{18}$ atom cm⁻³.

[0038]

[Function] Crystal growth can be advanced from the seed crystal concerned by forming the seed crystal it can be considered substantially that is a single crystal, or it can regard it as a single crystal selectively, covering the seed crystal concerned after an appropriate time, forming the amorphous silicon film in it, and giving energy further to it by heating or the exposure of laser light. And the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal can be formed in the perimeter of seed crystal.

[0039] The field it can be considered that is this single crystal, or the field it can be considered substantially that is a single crystal can be formed in a desired field by choosing the field in which seed crystal is formed. Therefore, the thin film semiconductor device formed using this field can be formed in a desired field.

[0040] That is, the device which is equal to the device using single crystal silicon can be formed in a desired field. Moreover, a weak glass substrate can be used for heating by using the operation and laser light of a metallic element which promote crystallization of silicon, and the exposure of strong light.

[0041] Two or more semiconductor regions obtained by carrying out patterning of the field it can be considered that is one single crystal, or the field it can be considered substantially that is a single crystal are sharing the respectively same crystallographic axis and the angle of rotation around it. A crystallographic axis says the thing of the crystallographic axis 901 of a vertical direction in drawing 9

here to the flat surface 903 of the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal.

[0042] It can consider as the membrane formation approach and the crystallization approach of the start film of the direction of this crystallographic axis, and the thing which changes with those approaches further. Specifically, values, such as <111> shaft orientations and <100> shaft orientations, will be taken.

[0043] The surrounding angle of rotation of a crystallographic axis says the thing of the include angle shown by 902 shown by drawing 9. This include angle is a relative include angle measured on the basis of the direction of arbitration.

[0044] In the field it can be considered that is the same single crystal, or the field it can be considered substantially that is a single crystal, it is substantially [similarly / a crystallographic axis and the angle of rotation around it] the same in the field.

[0045] Here, that it is the same gives a definition identically [a crystallographic axis] or substantially as that which included in within the limits whose include angle of the blurring is **10 degrees. Moreover, that it is the same gives a definition identically [an angle of rotation] or substantially as a thing included in within the limits whose include angle of the blurring is **10 degrees.

[0046] Therefore, when two or more semiconductor regions are formed and two or more thin film transistors are formed using the field by carrying out patterning of the field it can be considered that is the same single crystal, or the field it can be considered substantially that is a single crystal, the crystallographic axis of those barrier layers becomes the same thing. Moreover, the surrounding include angle of a crystallographic axis will also become the same.

[0047] And by using this, two or more sets can be formed for the thin film transistor using the field it can be considered that is the single crystal which shared the same crystallographic axis and the include angle around it, or the field it can be considered substantially that is a single crystal as one group. For example, it can constitute that it is also in the field which can consider that the CMOS circuit constituted by combining the thin film transistor of a P channel mold and an N channel mold and an inverter circuit are the single crystals which shared the same crystallographic axis and the include angle around it, or the field it can be considered substantially that is a single crystal.

[0048]

[Example]

[Example 1] In this example, the field used as seed crystal is formed by forming the crystalline silicon film first on a glass substrate, and performing patterning to this crystalline silicon film. And by heat-treating by forming the amorphous silicon film, the crystal growth which used this seed crystal nature as the seed is made to perform, and the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal is formed.

[0049] Hereafter, according to drawing 1, the making process of the crystalline silicon film shown in this example is shown. First, the oxidation silicon film 102 which turns into substrate film on a glass substrate 101 is formed in thickness of 3000Å by the plasma-CVD method or the spatter. This oxidation silicon film functions as that the movable ion from a glass substrate advances to a semi-conductor film side, and barrier film for in addition to this preventing the diffusion by the side of the semi-conductor of an impurity.

[0050] Next, with a plasma-CVD method or a reduced pressure heat CVD method, the amorphous silicon film is formed in thickness of 1000Å. Furthermore, the nickel film 104 is formed by vacuum deposition or the spatter on the front face of this amorphous silicon film. Thickness of this nickel film is made into 200Å.

[0051] If the nickel film is formed, heat-treatment of 1 hour will be performed at the temperature of 450 degrees C, and a nickel SHIRIIDO layer will be formed to the interface of the nickel film 104 and the amorphous silicon film 103 300 degrees C - 500 degrees C and here. Since this heat-treatment is for forming a nickel silicide layer, it is performed over about 1 - 2-hour time amount at the temperature of 500 degrees C or less which the amorphous silicon film 103 does not crystallize. (Drawing 1 (A))

[0052] Moreover, a nickel silicide layer may be formed by irradiating laser light instead of heat-

treatment. Moreover, by using heating and the exposure of laser light together, what forms a nickel silicide layer is sufficient.

[0053] If a nickel silicide layer is formed in the interface of the nickel film 104 and the amorphous silicon film 103, heat-treatment for crystallizing the amorphous silicon film 103 will be performed. This heat-treatment is performed on 550 degrees C and the conditions of 4 hours. As for this heat-treatment condition, that upper limit is decided by heat-resistant temperature of a glass substrate. In addition, although even the temperature of about 500 degrees C is possible for crystallization, since the processing time turns into 10 hours or more, productivity worsens.

[0054] Moreover, the amorphous silicon film 103 may be crystallized by laser light or the exposure of strong light instead of heat-treatment. Moreover, it is more effective to use together laser light, or an exposure and heating of strong light. Moreover, heating after the exposure of laser light is also effective. Moreover, it is also effective to repeat an exposure and heating of laser light by turns.

[0055] Crystallization by the above-mentioned heat-treatment is performed by the nickel silicide component of a nickel silicide layer serving as a crystalline nucleus. If the nickel concentration in the obtained crystalline silicon film remains as it is very highly (it will become beyond about 1020 atom cm⁻³) when such an approach is adopted, it cannot use for a semiconductor device. However, the crystallinity can be made very high.

[0056] If crystallization by heat-treatment is completed, it will etch using FPM and the nickel film and nickel silicide will be removed selectively. FPM is what added the filtered water to fluoric acid, and has the operation which removes selectively the impurity contained in silicon. In this case, the nickel film and a nickel silicide layer can be removed selectively. Moreover, the nickel component of the obtained crystalline silicon film can be removed.

[0057] In this way, the crystalline silicon film 105 is obtained. Although that crystallinity is excellent, since internal nickel concentration is high, if this crystalline silicon film remains as it is, it cannot be used for a semiconductor device. (Drawing 1 (B))

[0058] Next, patterning is performed and the island-shape fields 106 and 107 used as the kind (henceforth seed crystal) of crystal growth are formed. This island-shape field is 0.1. It considers as the magnitude of dozens of μm - micrometer angle. It is required 0.1-5-micrometer angle and for the magnitude of this patterning to use the foil as 0.1-2-micrometer angle preferably. This is for obtaining the single crystal nature of seed crystal. In this condition, further, by FPM (etchant which added the filtered water to fluoric acid), it etches and the nickel component exposed on the surface of seed crystal is removed.

[0059] And the crystallinity of this island-shape field is raised by irradiating laser light to these island-shape fields 106 and 107. Under the present circumstances, since this island-shape field is a minute field, conversion can be carried out to the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal. In this way, seed crystal 106 and 107 can be obtained. (Drawing 1 (C))

[0060] It is important in the case of the exposure of this laser to heat an irradiated field at the temperature of the range of the strain point of 450 degrees C - a glass substrate. Although the temperature of this heating has so large that it is high effectiveness, if the thermal resistance of a glass substrate is taken into consideration, it is required to carry out to below the strain point of the glass substrate to be used. In addition, when what has the thermal resistance of a quartz substrate, a semiconductor substrate, etc. as a substrate is used, you may heat at a 800 degrees C - about 1000 degrees C elevated temperature. Moreover, what is necessary is just to adopt the approach at a heater, infrared light, and the approach by the exposure of strong light in addition to this as the approach of heating.

[0061] Next, chemical etching is performed and the crystal face which has specific bearing is made to remain in seed crystal 106 and 107. for example, H₂O - 63.3wt(s)% and KOH - 23.4wt(s)% and isopropanol -- 13.3wt(s)% weight -- a field (100) can be made to be able to remain selectively and the seed crystal covered as a result (100) in the field can be made to remain selectively by using the etchant mixed with the mixing ratio

[0062] Moreover, a field (111) can be made to remain selectively by performing etching in the gaseous

phase using a hydrazine (N two H4). Specifically, it is ClF3 as etching gas. N two H4 A field (111) can be made to remain by the used dry etching. That is, the etch rate of a hydrazine in a field (100) is the largest, and its etch rate to a field (111) is very small as compared with it. Moreover, the etching rate to other crystal faces is also large to a field (111). Therefore, a field (111) can be made to remain selectively by performing etching using a hydrazine.

[0063] thus, since the obtained seed crystal consists of a field has removed the nickel component as much as possible (however, a semiconductor device -- ** -- if -- nickel exists on concentration level with an adverse effect), and it can be considered that is a single crystal, or a field it can be considered substantially that is a single crystal, it can be operated as a nucleus of crystal growth in next crystal growth.

[0064] Next, seed crystal is covered and the amorphous silicon film 108 is formed in thickness of 300A on the whole surface. Membrane formation of this amorphous silicon film is performed with a plasma-CVD method or a reduced pressure heat CVD method. When especially the point of step coverage is taken into consideration, it is desirable to use a reduced pressure heat CVD method. And the amorphous silicon film 108 is crystallized by heat-treating. Here, the amorphous silicon film 108 is crystallized by performing 600 degrees C and heat-treatment of 8 hours.

[0065] In this process, crystal growth advances by using as a nucleus 106 and 107 which are seed crystal. In this way, the field it can be considered that is a single crystal, or the fields 108 and 109 it can be considered substantially that are single crystals are formed. In this crystal growth, the crystal face which has exposed seed crystal 106 and 107 grows. For example, when a field (100) is made to remain selectively in seed crystal, the top face of fields 110 and 109 becomes a thing with a field (100).

[0066] Crystal growth advances toward the perimeter of seed crystal 106 and 107. And the grain boundary 110 is formed in the place where the crystal growth from seed crystal 106 and the crystal growth from seed crystal 107 collide.

[0067] Signs that the condition of the phase which crystal growth ended was seen from the top face are shown in drawing 2. As for being shown in drawing 2, signs that crystal growth advances from two seed crystal 106 and 107 are shown. The cross section cut with A-A' of drawing 2 is equivalent to the condition which shows in drawing 1 (E).

[0068] The field it can be considered that is the single crystal shown by drawing 1, 109 of drawing 2, or 110, or the field it can be considered substantially that is a single crystal can obtain the thing of the magnitude of a radius number 10 micrometers - about hundreds of micrometers or more.

[0069] By controlling the location which forms seed crystal, I hear that important one can control to arbitration the location which forms the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal, and there is here.

[0070] Finally the part of seed crystal 106 and 107 is removed by etching. In this way, the process which forms the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal on a glass substrate is completed. What is necessary is after this, just to form various thin film semiconductor devices according to a well-known process.

[0071] When a configuration as shown in this example is adopted, the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal can be formed in the location of the arbitration on a glass substrate.

[0072] moreover, the concentration of the nickel element in the field it can be considered that is the single crystal after removing the field it can be considered that is seed crystal (after patterning was carried out), or the field it can be considered substantially that is a single crystal -- 1x1016 atom -1x1019 atom cm-3 -- it can be referred to as 1x1016 atom -5x1018 atom cm-3 still more preferably. And a thin film semiconductor device with little effect of nickel is realizable by using this field.

[0073] [an example 2] -- a direction as shown by the arrow head 305 by irradiating while this example operates a linear laser light from the part 304 of the angle of the amorphous silicon film 302 formed in the shape of a rectangle, as shown in drawing 3 -- crystal growth -- ***** -- it is characterized by things.

[0074] In this case, seed crystal 303 is formed in the part 304 of the angle of the amorphous silicon film

302 processed in the shape of a rectangle. In order to realize such a condition, first, by the approach shown in the example 1 on glass substrate top 300, seed crystal 303 is formed and the amorphous silicon film is formed further. And the condition that it is shown in drawing 3 is acquired by carrying out patterning of the amorphous silicon film so that it may become rectangle-like.

[0075] Since crystal growth advances toward the direction where the area becomes large gradually when laser light is irradiated in the condition that it is shown in drawing 3, conversion of the rectangle-like amorphous silicon film 302 can be carried out to the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal.

[0076] In drawing 3, in order to simplify a publication, the amorphous silicon film 302 should just form the number by the number to need, although only one is shown. However, it is important to arrange the direction.

[0077] What is necessary is to perform patterning and just to form the barrier layer of a thin film transistor, if it obtains to the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal. Under the present circumstances, removing is important for the part of seed crystal 303. For example, what is necessary is just to consider as ** and a barrier layer that make into the magnitude of a 10% - hundreds of % number magnitude of the amorphous silicon film shown by 302 by which patterning was carried out to the shape of a rectangle, and it carries out patterning after termination of crystallization from the barrier layer of the thin film transistor to need.

[0078] [Example 3] This example is characterized by carrying out conversion of the amorphous silicon film 401 to the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal by irradiating scanning the linear laser light 402 from the part 403 of the angle to the amorphous silicon film 401 processed into the configuration [like], as shown in drawing 4. Seed crystal 404 is formed in the part of the part 403 of the starting point when crystal growth starts in the condition which shows in drawing 4. The method of formation of seed crystal 404 should just be based on the approach shown in the example 1.

[0079] If it irradiates scanning laser light in the condition that it is shown in drawing 4, since crystallization advances towards area becoming large, it can carry out conversion to the field which can consider that the amorphous silicon film 401 whole is a single crystal, or the field it can be considered substantially that is a single crystal eventually gradually.

[0080] What is necessary is to perform patterning, for example, just to form the barrier layer of a thin film transistor, if the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal is obtained. Under the present circumstances, removing is important for the part of seed crystal 404.

[0081] [Example 4] By this example, the approach shown in the example 1 is applied and the example which forms the circuit which constituted the thin film transistor of a P channel mold and the thin film transistor of an N channel mold in the complementary type is shown.

[0082] First, the condition which shows in drawing 5 (A) is acquired by the approach shown in the example 1. The condition which shows in drawing 5 (A) is the same as the condition which shows in drawing 1 (E). If the condition which shows in drawing 5 (A) is acquired, patterning will be performed and the barrier layers 501 and 502 of a thin film transistor will be formed. In this patterning process, the field of the grain boundary 110 is removed to seed crystal 106 and 107 and a pan. This is [whether the nickel element used in the crystallization process exists in high concentration, and the impurity is segregating the field of seed crystal in the grain boundary, and] **.

[0083] In this way, the concentration of the nickel element in the interior of the field it can be considered that is the obtained single crystal, or the fields 501 and 502 it can be considered substantially that are single crystals is less than [5x10¹⁸ atom cm⁻³], and especially existence of a nickel atom does not pose a problem.

[0084] In this example, the field shown by 501 serves as a barrier layer of the thin film transistor of an N channel mold. Moreover, the field shown by 502 serves as a barrier layer of the thin film transistor of a P channel mold. Next, the oxidation silicon film 503 which functions as gate dielectric film is formed in

thickness of 1000A. The gate electrodes 504 and 505 are formed by forming the microcrystal silicon film of the N type which furthermore carried out the dopant of Lynn so much with a reduced pressure heat CVD method, and performing patterning. (Drawing 5 (C))

[0085] Furthermore, in this condition, in the condition of having covered the field of each thin film transistor with the resist mask, the ion of Lynn and boron is driven in by turns, and the source field 506, the drain field 508, and the channel formation field 507 of a thin film transistor (TFT) of an N channel mold are formed in self align. Moreover, the source field 511, the drain field 509, and the channel formation field 510 of a thin film transistor of a P channel mold are formed in self align. (Drawing 5 (C))

[0086] Next, the oxidation silicon film 512 is formed in thickness of 6000A by the plasma-CVD method as an interlayer insulation film. Furthermore a contact hole is formed and the drain electrodes 514 and 515 are formed in the source electrodes 513 and 516 and a pan as the two-layer film of the titanium film and the aluminum film is also. Here, it connects and the drain electrodes 514 and 515 constitute CMOS structure. In this way, the condition of having constituted the thin film transistor of an N channel mold and the thin film transistor of a P channel mold as shown in drawing 5 (D) in the complementary type is acquired.

[0087] Since the barrier layer of each thin film transistor can be constituted from a field it can be considered that is a single crystal, or a field it can be considered substantially that is a single crystal when the configuration shown in this example is adopted, a property equivalent to the transistor constituted using the single crystal silicon wafer can be acquired. And the integrated circuit which consisted of transistors using single crystal silicon can be constituted.

[0088] [Example 5] This example transforms the process shown in drawing 1 . In this example, it is characterized by crystallizing the amorphous silicon film 108 in the process shown in drawing 1 (D) by considering as the condition of having made the nickel element holding in contact with the whole front face of the amorphous silicon film 108, and heat-treating after an appropriate time.

[0089] In order to perform solid phase crystallization using the metal catalyst for crystallization promotion, there are some approaches, the case of "physical formation" which forms the coat of the metal catalysts (nickel, Fe, Ru, Rh, Pd, Pd, Os, Ir, Pt, Cu, Au, etc.) whose number is one with a spatter, electron beam vacuum deposition, etc. -- the average thickness of a metal coat -- 5-200A -- for example, even if there is 10-50A, the catalyst is easy to be formed at a forming face-ed in island shape. That is, a metal catalyst serves as a minute grain, the average diameter becomes 50-200A, and it tends to be dotted with it. Moreover, the distance between minute grains also separates mutually about 100-1000A then. That is, a heterogeneity layer (discontinuous layer) is formed and it is uniform continuous film. It might be hard to be formed. Nucleus of crystallization of this metal island (nuclous) It forms and the crystal growth of the amorphous silicon film on an insulating substrate is made to perform by 450-600-degree C heat treatment from here.

[0090] However, although crystallization could lower 50-100 degrees C of temperature with this technique compared with the case where it carries out without using this catalyst, when the crystallized coat was observed carefully, very many amorphous components remained and it became clear that that part was a metal field which has a metallic property. It is presumed that the metal nucleus probably remains as it is. All over the crystallized semiconductor region, this metal field has a very vicious property [say / the increment in leakage current] by the metal field which almost surely exists in the field of the semiconductor device which has PI and NI junction, when working as a recombination center of an electron and a hole and applying a reverse bias electrical potential difference especially to a semiconductor device, and PI and the semiconductor device which has NI junction. For example, channel length/channel width = when TFT of a thin film mold (8 micrometers / 8 micrometers) is made to constitute, that whose OFF state current should be a 10-12 A grade essentially is 10-10 - 10-6A, and 102-106. It will become large also twice.

[0091] In order to remove this fault, in this example, the "chemical formation" approach is offered as the formation approach of a metal catalyst coat. This uses for solutions (water, isopropyl alcohol, etc.) the metallic compounds typically diluted with the concentration of 10-100 ppm 1-1000 ppm. Especially an

organometallic compound is used. Below, the example of the metallic compounds which can be used for the chemical formation approach is shown.

[0092] (1) When using nickel as a catalyst element, at least one kind chosen from KISHIRU butanoic acid nickel and 2-ethylhexanoic acid nickel can be used as a nickel compound to nickel bromide, nickel acetate, oxalic acid nickel, nickel carbonate, a nickel chloride, iodation nickel, nickel nitrate, a nickel sulfate, nickel formate, nickel oxide, nickel hydroxide, nickel acetylacetone, and 4-cyclo. Moreover, nickel may be mixed with at least one chosen from the benzene and the toluene xylene which are a non-polar solvent, a carbon tetrachloride, chloroform, the ether, a trichloroethylene, and chlorofluorocarbon.

[0093] (2) The ingredient known as iron salt when using Fe (iron) as a catalyst element, for example, bromination -- the 1st iron (FeBr₂ 6H₂O) and bromination -- the 2nd iron (FeBr₃ 6H₂O) The 2nd iron (Fe(C two H3O2)3xH2O) of an acetic acid, ferrous chloride (FeCl₂ 4H₂O), Ferric chloride (FeCl₃ 6H₂O), the 2nd iron of fluoride (FeF₃ 3H₂O), What was chosen from ferric nitrate (Fe(NO₃)₃ 9H₂O), the 1st iron (Fe₃ 2 (PO₄) 8H₂O) of a phosphoric acid, and the 2nd iron (FePO₄ 2H₂O) of a phosphoric acid can be used.

[0094] (3) The ingredient known as cobalt salt as the compound when using Co (cobalt) as a catalyst element, For example, a cobalt bromide (CoBr₂ 6H₂O), cobaltous acetate (Co(C two H3O2)2 4H₂O), What was chosen from a cobalt chloride (CoCl₂ 6H₂O), cobalt fluoride (CoF₂ xH₂O), and a cobalt nitrate (Co(NO₃)₂ 6H₂O) can be used.

[0095] (4) When using Ru (ruthenium) as a catalyst element, the ingredient known as a ruthenium salt as the compound, for example, ruthenium chloride, (RuCl₃ H₂O) can be used.

[0096] (5) When carrying out a catalyst element and using Rh (rhodium), the ingredient known as a rhodium salt as the compound, for example, a rhodium chloride, (RhCl₃ 3H₂O) can be used.

[0097] (6) When using Pd (palladium) as a catalyst element, the ingredient known as a palladium salt as the compound, for example, a palladium chloride, (PdCl₂-SUB>2 2H₂O) can be used.

[0098] (7) When using Os (male NIUMU) as a catalyst element, the ingredient known as a male NIUMU salt as the compound, for example, chlorination male NIUMU, (OsCl₃) can be used.

[0099] (8) When using Ir (iridium) as a catalyst element, the ingredient chosen from the ingredient known as an iridium salt as the compound, for example, 3 iridium chlorides, (IrCl₃ 3H₂O), and the iridium tetrachloride (IrCl₄) can be used.

[0100] (9) When using Pt (platinum) as a catalyst element, the ingredient known as platinum salts as the compound, for example, a platinic chloride, (PtCl₄ 5H₂O) can be used.

[0101] (10) When using Cu (copper) as a catalyst element, the ingredient chosen from the cupric acetate (Cu₂ (CH₃ COO)), a cupric chloride (CuCl₂ 2H₂O), and the second copper (Cu(NO₃)₂ 3H₂O) of a nitric acid as the compound can be used.

[0102] (11) When using gold as a catalyst element, the ingredient chosen from three gold chlorides (AuCl₃ xH₂O), a gold chloride salt (AuHCl44H₂O), and tetra-chloro golden sodium (AuNaCl₄ 2H₂O) as the compound can be used.

[0103] These can make a single molecule fully distribute each in a solution. If it is dropped on the forming face-ed by which a catalyst is added, it is made to rotate with the rotational speed of 50 - 500 revolution per minute (RPM) and the spin coat of this solution is carried out, this solution can be opened to the whole forming face-ed. If the oxidation silicon film with a thickness of 5-100A is formed in the silicon semi-conductor front face in order to make uniform wettability with the formed front face of a silicon semi-conductor promote at this time, the surface tension of a liquid can fully protect being dotted with a solution in the shape of spots on a forming face-ed.

[0104] Moreover, if a surfactant is added into a liquid, the uniform good condition of getting wet can be presented also on a silicon semi-conductor without the oxidation silicon film.

[0105] These approaches can diffuse a metal catalyst in the shape of an atom into a semi-conductor through an oxide film, can make it crystallize by making it spread without making a crystalline nucleus (granular) positively especially, and are desirable.

[0106] Moreover, it is also good to carry out the coat of the organometallic compound to homogeneity, to carry out ozone (ultraviolet rays in oxygen (UV)) processing, to consider as a metaled oxide film, and

to make this metal oxide film into the starting condition of crystallization to it. If it carries out, since [to write] the organic substance oxidizes and can carry out evaporation clearance as carbon dioxide gas, it can carry out still more uniform solid phase growth.

[0107] Moreover, if a spin coat is carried out only by low-speed revolution, as for the metal component in the solution which exists in the front face, the amount beyond the need will be easy to be supplied on the semi-conductor film for solid phase growth. For this reason, a substrate is typically rotated by 2000 - 5000 revolution per minute 1000 to 10000 revolution per minute after this low-speed revolution. Then, all superfluous organic metals can be shaken off and removed to the outside on the front face of a substrate, and can fully dry a front face. Moreover, it is effective also in quantification of the amount of the organic metal made to exist in a front face.

[0108] This chemistry formation approach is a uniform layer (continuous layer), without making the nucleus by the metal particles for crystallization on a semi-conductor front face. It can be made to form. Physical formation is unhomogenous-layer. Although it is easy to become, chemical formation is homogeneous-layer very easily. It becomes. If this technical thought is used, in case heat crystallization at 450-650 degrees C will be performed, very uniform crystal growth can be carried out over all front faces.

[0109] Consequently, even if it applies a reverse bias electrical potential difference to P-I and the semi-conductor which has N-I junction formed using the semi-conductor film which made it crystallize by this chemical formation approach, that leak can make the level of 10-12 A accomplish most. By the physical formation approach, for example, during 100 P-I junction, 90-100 pieces may become leak of 10-10 - 10-5A, and, as for leakage current, 50-70 pieces may become leakage current with big 10-12 - 10-6A among 100 pieces also by N-I junction. On the other hand, by the "chemical formation approach", in 10-13 - 10-8A, and N-I junction, the inside of 100 pieces and 0-2 pieces can set to 10-13 - 10-8A, in the OFF state current, under 100 P-I junction and 5-20 pieces decrease [leakage current] the film of lowering and leak size, and an improvement of a property has them. [very remarkable]

[0110] Moreover, when the semi-conductor film applied on an insulating front face is formed and TFT is formed, TFT can make the same remarkable outstanding effectiveness have also with P channel TFT (PIP) and an N channelTFT (NIN) mold. Furthermore, compared with the physical formation approach, figures double [about 1-] may also lower the TFT's existence probability for leak to be large for this OFF state current value. However, it is the probability for adult TFT of this leakage current to exist in order to consider as a thin film integrated circuit using this TFT, to a pan 1/103 -1/109 Carrying out is called for.

[0111] Moreover, they are after heat crystallization which added the catalyst metal by the chemical formation approach mentioned above, and a laser beam (248nm or 308nm) to that front face 250 - 400 mJ/cm² When it irradiates by strength, compared with the silicone film crystallized especially in the field with many metal components to this laser beam, the absorption of light is large. That is, the field which remains as amorphous structures, such as a metal, is because it becomes black optically. On the other hand, the crystal component is transparent. For this reason, melting of this amorphous component that remains slightly can be selectively carried out by laser beam exposure, it can be made to be able to recrystallize by the ability distributing a metal component, and the metal which exists in that field can be distributed in atomic level. Then, in this done coat, a metal field's existence probability can be decreased further. Buildup of the leakage current which a metal field serves as a recombination center of an electron and a hole, and is produced is canceled. As a result the OFF state current in N-I junction of TFT, and P-I junction 10-13 - 10-12 A, The number of lowering and TFT(s) can also make TFT of leakage current size 1-3 pieces also for figures double [about 1-] among 104-108 pieces.

[0112] Thus, although hard flow leakage current, i.e., Ioff, falls double figures and double figures may also lower a TFT's of leak size existence probability at the maximum, it is presumed, also in order that then, dust may adhere and an organic metal may concentrate the cause of the leak size of TFT which still exists on a semi-conductor front face, and the improvement in those properties is improvement in the engine performance of an experimental device, and can be checked. Moreover, if the experiment which irradiates a laser beam was tried to what carried out heat crystallization, since the metal grain in the start

film would become large too much primarily, even if it carried out laser radiation, it carried out melting of the semi-conductor and it recrystallized by the physical formation approach, the OFF state current at the time of the reverse bias impression in P-I and N-I junction completely might be decreased.

discontinuous layer of a metal catalyst physical from the above thing As compared with formation and the heat crystallization approach accompanying it, formation of continuous layer of a chemical metal catalyst, the heat crystallization approach accompanying it, and the semiconductor device formed using it tend to acquire the more excellent effectiveness.

[0113] There is also the approach of forming the gas of metallic compounds, especially an organometallic compound on a forming face-ed with a CVD method not using a liquid as the chemical approach. This approach has remarkable effectiveness in reduction of the OFF state current, and reduction of the TFT's existence probability for leakage current to be big, like the case where a fluid is used. Moreover, although the physical formation approach tends to turn into the uneven "method crystal growth approach of non-**" using a metal nucleus, it can be said that the chemical formation approach tends to obtain crystal growth with uniform "isotropic growth" using a uniform metal catalyst. Moreover, at right angles to the approach to which a longitudinal direction is made to carry out crystal growth to a substrate front face, and a substrate front face, this chemical approach can be grown up into the upper part side from the semi-conductor bottom, and a lower part side from an upside, and can acquire the good electrical property of a semi-conductor.

[0114] What is necessary is to apply the solution containing a nickel element to the front face of the amorphous silicon film, and just to consider as the condition that the spinner removed the excessive solution, as mentioned above in order to make a nickel element hold in contact with the front face of the amorphous silicon film 108. Here, a nickel acetate solution is used as a solution.

[0115] When a configuration as shown in this example is adopted, the temperature needed for crystallization can be lowered and the time amount can be shortened. Although 8 hours or more need to be heat-treated in a 600-degree C heating ambient atmosphere, when a nickel element is specifically used for crystallizing the amorphous silicon film 108 in the configuration shown in an example 1, the amorphous silicon film 108 can be crystallized on 550 degrees C and the heat-treatment conditions of 4 hours.

[0116] However, when the configuration shown in this example is adopted, the concentration of the metallic element concerned in the field it can be considered that is the obtained single crystal, or the field it can be considered substantially that is a single crystal will become high. Therefore, if not cautious of the concentration of the metallic element concerned introduced, the effect of the metallic element concerned will appear in the property of the device obtained.

[0117] It is necessary to make the concentration of the metallic element concerned which specifically remains eventually become less than [1x1019 atom cm-3]. Adjustment of this concentration can be performed by adjusting the nickel concentration in a solution, when for example, a nickel acetate solution is used. In addition, a promotion operation of crystallization cannot be acquired as the metallic element concentration which remains in the silicon film on the occasion of crystallization is less than [1x1016 atom cm-3]. Therefore, it is necessary to adjust the amount of installation so that the metallic element concerned may exist by the concentration of 1x1016 atom cm-3-1x1019 atom cm-3 in the silicon film.

[0118] [Example 6] This example shows the example which obtains the field it can be considered that is the single crystal with which field bearing of the top front face has a field (100), or the field it can be considered substantially that is a single crystal using the seed crystal which has field bearing of a field (100).

[0119] The condition of having formed in drawing 6 the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal is shown. In drawing 6 , 62 is seed crystal. And 61 is the field it can be considered that is the single crystal obtained with the crystal growth from seed crystal 62, or the field it can be considered substantially that is a single crystal. Moreover, the cross section cut with A-A' of drawing 6 (A) is drawing 6 (B).

[0120] The field it can be considered that is the single crystal shown in drawing 6 , or the field 61 it can

be considered substantially that is a single crystal is obtained as a thing with outline 6 square shape. [0121] The making process which acquires the condition which shows in drawing 6 is shown below. The oxidation silicon film is first formed as substrate film (not shown) on a glass substrate, and the amorphous silicon film (not shown) is formed further. And it is made to crystallize by the approach which showed this amorphous silicon film to the example 1, and the same approach. That is, the radical of seed crystal 62 is formed by crystallizing the amorphous silicon film and performing patterning further by forming first the nickel silicide which is the metallic element which promotes crystallization of silicon on the amorphous silicon film, and heat-treating further. And laser light while heating at 450 degrees C - 600 degrees C (the upper limit of this temperature is decided by the strain point of a glass substrate) is irradiated, and seed crystal 62 is obtained.

[0122] Next, the field it can be considered that is a single crystal, or the field 61 it can be considered substantially that is a single crystal can be obtained by forming the amorphous silicon film for seed crystal in the state of a wrap, and adding predetermined heat-treatment. This condition is shown in drawing 6 (A) and drawing 6 (B).

[0123] Next, the part of seed crystal 62 and an unnecessary part are removed, and the barrier layers 64 and 66 which become in the field it can be considered that is a single crystal, or the field it can be considered in operation that is a single crystal are obtained. Here, seed crystal 62 contains the metallic element (here nickel) which promotes crystallization of silicon as shown in an example 1 in high concentration. Therefore, it can prevent changing the property of the device produced under the effect of a nickel element at the future, or deteriorating by performing the above-mentioned patterning. In this way, the condition which shows in drawing 6 (C) can be acquired.

[0124] By doing in this way, as shown to drawing 6 (A) in 63, 64, 65, and 66, the barrier layer which becomes in the field it can be considered that is a single crystal, or the field it can be considered in operation that is a single crystal can be obtained. The rest should just produce a thin film transistor using this barrier layer.

[0125] [Example 7] Being shown in this example shows the example in the case of using invention indicated on these descriptions to the liquid crystal display of the active-matrix mold which has the configuration which also integrated the circumference circuit. The configuration of the outline of this example is shown in drawing 7.

[0126] In order to be shown in drawing 7 (A), they are the circumference circuits 702 and 703 formed on the glass substrate 801, and the pixel field 704 arranged in the shape of [which is further driven by the circumference circuit] a matrix. In order to constitute a liquid crystal display, the glass substrate which becomes the pair in which the counterelectrode was formed is prepared, and it considers as a liquid crystal display by enclosing liquid crystal the substrate shown in drawing 7 (A), lamination, and between them.

[0127] In the configuration shown in drawing 7 (A), it constitutes from a thin film transistor which consisted of a field which can consider that a circumference circuit is a single crystal, or a field it can be considered substantially that is a single crystal, and is related with the configuration which has arranged the thin film transistor which used the amorphous silicon film for the pixel field. The thing using the amorphous silicon film as engine performance of a transistor for having used the amorphous silicon film for the thin film transistor arranged to a pixel field to control receipts and payments of the charge to a pixel electrode is also because practicability is fully acquired. By the configuration ***** thin film transistor, as compared with the speed of response of liquid crystal, especially in the case of the liquid crystal of TN mold currently used abundantly in the actual condition, the working speed of a transistor will be too quick, and it will lack stability of operation with the silicon thin film which has the crystallinity which is equal to a single crystal. Therefore, it will become high to constitute the circumference circuit in which high-speed operation is possible from a thin film transistor which is equal to the thin film transistor using single crystal silicon, and to constitute the thin film transistor arranged to a pixel field from amorphous silicon film in respect of practicability.

[0128] The drawing to which a part of circumference circuit 703 shown in drawing 7 (A) was expanded is shown in (B). The inverter circuit which constitutes a part of circumference circuit is shown in (B) of

a drawing. Actually, a complicated integrated circuit is constituted as such an inverter circuit and the configuration needed in addition to this are also. In addition, the thing of the circuit containing those at least one is said in a circuit and a shift register circuit for a circumference circuit here to drive the thin film transistor arranged to the pixel field, the circuit which treats various control circuits and a video signal further.

[0129] In drawing 7 (B), seed crystal is shown by 705, this seed crystal serves as a radical and the field it can be considered that is the single crystal shown by 708, or the field it can be considered substantially that is a single crystal is formed. In addition, patterning of the field it can be considered that is a single crystal in the phase where a thin film transistor is formed, or the field 708 it can be considered substantially that is a single crystal is carried out by the pattern to need, and seed crystal 705 is in the condition of having been removed.

[0130] The example from which the thin film transistor 717 of an N channel mold and the thin film transistor 718 of a P channel mold are constituted and which the inverter circuit consists of further as it is also at these thin film transistors is shown in drawing 7 (B) using the field it can be considered that is a single crystal, or the field 708 it can be considered substantially that is a single crystal.

[0131] Here, the example which forms two thin film transistors of the thin film transistor of an N channel mold and the thin film transistor of a P channel mold all over the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal is shown. However, what is necessary is just to form the thin film transistor formed all over the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal by the number to need, as it is also with a number possible again.

[0132] The process which produces the configuration shown in drawing 7 is explained using drawing 8 below. What is shown in drawing 8 is the making process of the thin film transistor connected to the pixel electrode formed in the inverter circuit formed in a boundary region, and a pixel field. In this example, the thin film transistor which constitutes a boundary region is constituted using the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal. Moreover, the thin film transistor arranged to a pixel field is what used the amorphous silicon film, and is constituted.

[0133] First, the oxidation silicon film 802 of a substrate is formed in thickness of 3000A on a glass substrate 801. This glass substrate 801 constitutes one side of the glass substrate of the couple which constitutes a liquid crystal display. Next, seed crystal 803 is formed by the approach shown in the example 1. Furthermore, the amorphous silicon film 804 is formed in thickness of 500A. (Drawing 8 (A))

[0134] Next, by using together the exposure of heat-treatment and laser light, the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal is formed in the perimeter of seed crystal 803. Here, laser light is irradiated only to the field of a circumference circuit using the excimer laser light of several cm angle. Moreover, temperature of heating is made into 600 degrees C on the occasion of the exposure of this laser light. Since the amorphous silicon film is not crystallized even if it heats a short time (the exposure of laser light is for several seconds) at the temperature of 600 degrees C, the amorphous silicon film 804 in a pixel field is not crystallized. The temperature of this heating is good as high as possible to carry out temperature in the range which does not have a damage in a glass substrate. Moreover, in order to heat the silicon film for a short time, the heating approach by the exposure of infrared light is used here.

[0135] In this way, conversion of the field shown with the slash of 805 of drawing 8 (A) can be carried out to the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal. Moreover, fields other than slash 805 are in the condition with the amorphous silicon film in this condition.

[0136] Next, by performing patterning, the barrier layers 806 and 807 of the thin film transistor arranged in a circumference circuit are formed. The barrier layer 808 of the thin film transistor simultaneously connected to a pixel electrode is formed. In this condition, it consists of a field it can be considered with barrier layers 806 and 807 that is a single crystal, or a field it can be considered substantially that is a

single crystal. Moreover, the barrier layer 808 consists of amorphous silicon film.

[0137] Next, the oxidation silicon film 809 which functions as gate dielectric film is formed in thickness of 1000A. and a scandium -- 0.2 wt% -- the gate electrode 810, and 811 and 812 are formed by forming the contained aluminum film in thickness of 6000A with a spatter or electron beam vacuum deposition, and performing patterning. An oxide film on anode is formed in the perimeter of a gate electrode by performing anodic oxidation which furthermore made these gate electrode the anode plate into the electrolyte. In this way, the condition which shows in drawing 8 (B) is acquired.

[0138] First, the mask of the field to form the thin film transistor of an N channel mold in with the resist mask 800 is carried out, and B (boron) ion which is the impurity which gives P type to silicon is poured in. Impregnation of ion is performed using ion-implantation or the plasma doping method. Furthermore, a bonnet and P Rion are poured in for a field to use as the thin film transistor of a P channel mold with a resist mask (not shown). By irradiating laser light after termination of these ion-implantations process (not shown), annealing of the breakage accompanying activation of the poured-in ion and impregnation of ion is performed.

[0139] In this way, as shown in drawing 8 (C), the channel formation field 814 is formed in the source field 813 of the thin film transistor (PTFT) of a P channel mold, the drain field 815, and a pan.

Moreover, the source field 818, the drain field 816, and the channel formation field 817 of a thin film transistor (NTFT) of an N channel mold are formed. These two thin film transistors are arranged in a circumference circuit, and consist of a field which that barrier layer can consider is a single crystal, or a field (C-Si) it can be considered substantially that is a single crystal.

[0140] Moreover, it is formed simultaneously with the source field 819 of the thin film transistor arranged to a pixel field, the drain field 821, and the channel formation field 820. The thin film transistor arranged to this pixel field consists of amorphous silicon film (a-Si).

[0141] The process which forms these sources / drain field, and a channel formation field by impregnation of impurity ion is performed in self align.

[0142] If the source / drain, and the channel formation field of each thin film transistor are formed, the oxidation silicon film 822 will be formed by the plasma-CVD method in thickness of 6000A as an interlayer insulation film. Furthermore a contact hole is formed and the common drain electrode 824 of the source electrode 823 of the thin film transistor of a P channel mold and the thin film transistor of a P channel mold which are arranged to a circumference circuit field, and the thin film transistor of an N channel mold, and the source electrode 825 of the thin film transistor of an N channel mold are formed. Moreover, the source electrode 826 and the drain electrode 827 of a thin film transistor of an N channel mold which are simultaneously arranged to a pixel field are formed. These electrodes consist of three-tiered structures which sandwiched the aluminum film by the titanium film.

[0143] The ITO electrode 828 which furthermore constitutes a pixel electrode is formed. In this way, the thin film transistor which constitutes the circumference circuit formed on the same glass substrate using the field it can be considered that is a single crystal, and the thin film transistor using the amorphous silicon film arranged to a pixel field can be formed simultaneously. Thus, while constitutes the active matrix liquid crystal display shown in drawing 7 , and a substrate is completed. In this way, the obtained configuration can regard 2 set [1] as having formed the thin film transistor using seed crystal 805.

[0144] After acquiring the condition which shows in drawing 8 (D), the interlayer insulation film of a two-layer eye is formed further, and the orientation film is formed on it. And a counterelectrode is formed on the glass substrate which counters and the orientation film is formed too. The glass substrate of the couple which produced by performing orientation processing after that is made to rival. By finally enclosing liquid crystal between the glass substrates of this couple made to rival, the liquid crystal display panel of a active-matrix mold is completed.

[0145] The liquid crystal display as shown in this example has the configuration which unified the circumference circuit, and can constitute it lightweight in a compact dramatically again.

[0146] In this example, using seed crystal 805, the thin film transistor of the couple of an N channel mold and a P channel mold was formed, and the example which constitutes this in a complementary type was shown so that drawing 8 might show. However, this is good also as one pair of thin film

transistors of the same channel mold. Moreover, the thin film transistor of the couple of an N channel mold and a P channel mold may be formed, and this may be constituted so that it may operate independently.

[0147] [Example 8] In a configuration as shows this example to drawing 7 (A), a pixel field is an example constituted as it is also in the field of the crystalline silicon film it can be considered that is a single crystal as shows only a circumference circuit to drawing 7 (B) as a configuration of the passive mold which does not use a thin film transistor, or the field of the crystalline silicon film it can be considered substantially that is a single crystal.

[0148] If complicated image information is not displayed, it is known that it will be used enough with the liquid crystal display of a well-known STN mold. For example, the liquid crystal display of a STN mold is used for the information equipment (the word processor and personal computer of a note type) of the pocket mold which just performs the display of an alphabetic character, a figure, and an easy graphic form. However, the actual condition is using external IC for the circumference circuit arranged in the perimeter of a pixel field.

[0149] When external IC circuit is used, the thickness of a liquid crystal panel will become thick, and weight will also become big. Then, in the configuration shown in this example, the liquid crystal layer and the circumference circuit should be unified on the glass substrate by constituting from a circuit as shows only a circumference circuit by drawing 7 (B). By doing in this way, it can consider as the electrode for adding electric field between the glass substrates of a couple at a liquid crystal layer and this liquid crystal layer and wiring, and the configuration that integrated the circumference circuit as further shown in the perimeter of a liquid crystal layer by 702 of drawing 7 (A), or 703. Moreover, since it integrates to the field whose width of face is several mm, the circumference circuit 702 and 703 can make the whole configuration very compact.

[0150]

[Effect of the Invention] By forming the field used as seed crystal selectively, the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal can be formed in the field of arbitration. Moreover, this field can be formed on a glass substrate. When invention indicated on these descriptions is used, the configuration which integrated the circumference circuit of the liquid crystal display of a active-matrix mold on the glass substrate can be realized. It shall have a property equivalent to the thing [thin film transistor / which constitutes a part of circumference circuit / at least / especially] using single crystal silicon, and can contribute to the further lightweighting and the further thin-film-izing of a liquid crystal display. Invention indicated on these descriptions can be used for the photoelectrical inverter which used the thin-film diode and the thin film semiconductor besides applying to a thin film transistor, or a photosensor and a pan at a pressure sensor.

[Translation done.]

* NOTICES *

JPO and INPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] Drawing showing the process which produces the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal.

[Drawing 2] Drawing showing the condition that the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal carried out crystal growth, and carried out.

[Drawing 3] Drawing showing the process which produces the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal by the exposure of laser light.

[Drawing 4] Drawing showing the process which produces the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal by the exposure of laser light.

[Drawing 5] Drawing showing the process which produces a thin film transistor using the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal.

[Drawing 6] Drawing showing the process which produces the field it can be considered that is a single crystal, or the field it can be considered substantially that is a single crystal.

[Drawing 7] Drawing showing the configuration of the liquid crystal display of a active-matrix mold.

[Drawing 8] Drawing showing the process which forms simultaneously the thin film transistor of the circumference circuit of the liquid crystal display of a active-matrix mold, and the thin film transistor of a pixel field.

[Drawing 9] Drawing for defining the angle of rotation consisting mainly of a crystallographic axis and a crystallographic axis.

[Description of Notations]

101 [] Glass Substrate

102 [] Substrate Film (Oxidation Silicon Film)

103 [] Amorphous Silicon Film

105 [] Crystalline Silicon Film

106 107 Seed crystal

108 [] Amorphous Silicon Film

109 110 The field it can be considered that is a single crystal, or field it can be considered substantially that is a single crystal

111 [] Grain Boundary

501 502 Barrier layer

503 [] Gate Dielectric Film

504 505 Gate electrode

512 [] Interlayer Insulation Film

513 516 Source electrode

514 515 Drain electrode

62 [] Seed Crystal

61, 63-66 The field it can be considered that is a single crystal, or field it can be considered substantially that is a single crystal

701 [] Glass Substrate

702 [] Circumference Circuit Field

703 [] Circumference Circuit Field

704 [] Pixel Field

705-707 Seed crystal

708-710 The field it can be considered that is a single crystal, or field it can be considered substantially that is a single crystal

717 [] Thin Film Transistor of P Channel Mold

718 [] Thin Film Transistor of N Channel Mold

801 [] Glass Substrate

802 [] Substrate Film (Oxidation Silicon Film)

803 [] Seed Crystal

804 [] Amorphous Silicon Film

805 [] Single Crystal or Field it Can be Considered Substantially that is Single Crystal

806, 807, 808 Barrier layer

809 [] Gate Dielectric Film (Oxidation Silicon Film)

810, 811, 812 Gate electrode

813, 818, 819 Source field

814, 817, 820 Channel formation field

815, 818, 821 Drain field

800 [] Resist Mask

822 [] Interlayer Insulation Film

823 [] Source Electrode

824 [] Drain Electrode

825 [] Source Electrode

826 Source Electrode

827 [] Drain Electrode

828 [] Pixel Electrode

901 [] Crystallographic Axis

902 [] Angle of Rotation Centering on Crystallographic Axis

903 [] Field it Can be Considered that is Single Crystal, or Field it Can be Considered Substantially that is Single Crystal

[Translation done.]

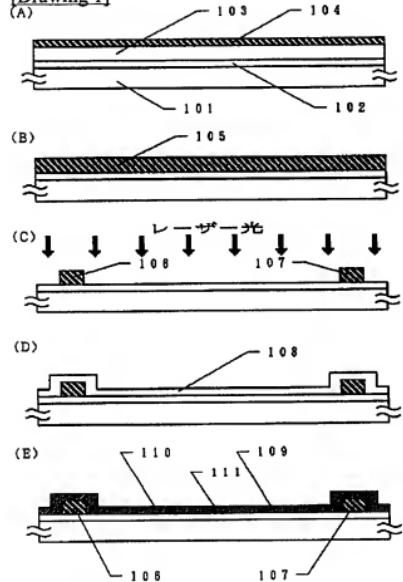
* NOTICES *

JPO and INPI are not responsible for any damages caused by the use of this translation.

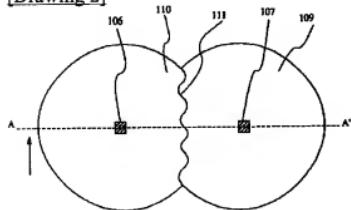
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

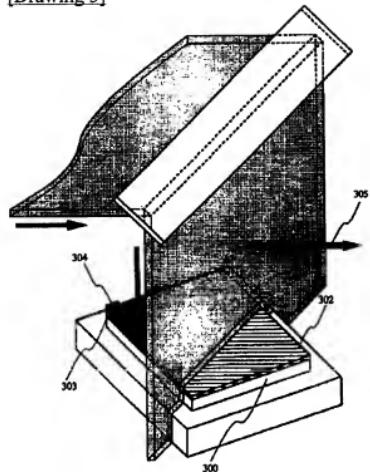
[Drawing 1]



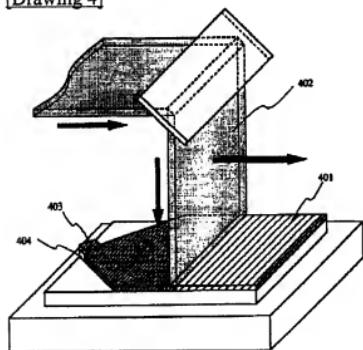
[Drawing 2]



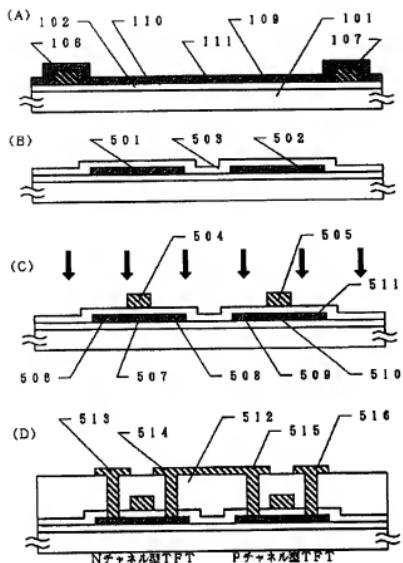
[Drawing 3]



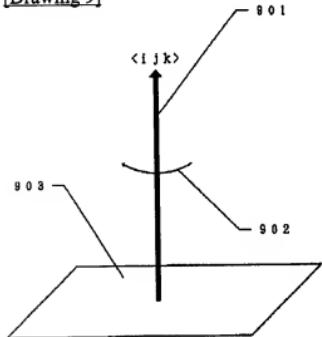
[Drawing 4]



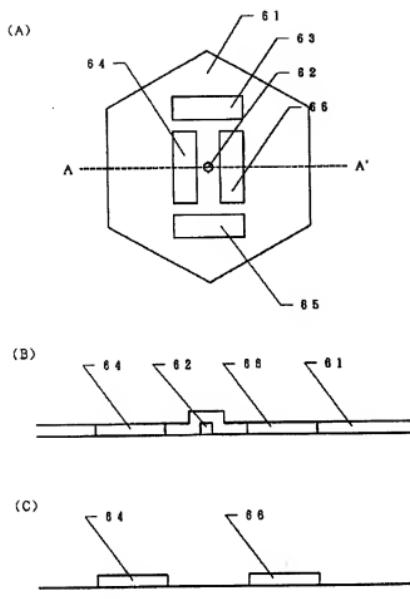
[Drawing 5]



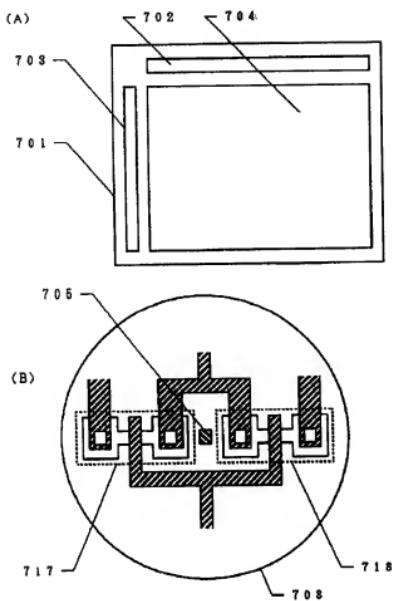
[Drawing 9]



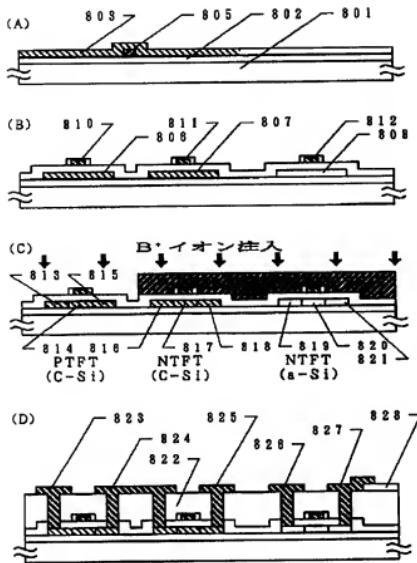
[Drawing 6]



[Drawing 7]



[Drawing 8]



[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CORRECTION OR AMENDMENT

[Kind of official gazette] Printing of amendment by the convention of 2 of Article 17 of Patent Law

[Category partition] The 2nd partition of the 7th category

[Publication date] July 19, Heisei 14 (2002. 7.19)

[Publication No.] JP,8-321466,A

[Date of Publication] December 3, Heisei 8 (1996. 12.3)

[Annual volume number] Open patent official report 8-3215

[Application number] Japanese Patent Application No. 7-128920

[The 7th edition of International Patent Classification]

H01L 21/20

21/268

27/12

29/786

21/336

[FI]

H01L 21/20

21/268 Z

27/12 R

29/78 627 G

[Procedure amendment]

[Filing Date] April 19, Heisei 14 (2002. 4.19)

[Procedure amendment 1]

[Document to be Amended] Description

[Item(s) to be Amended] The name of invention

[Method of Amendment] Modification

[Proposed Amendment]

[Title of the Invention] The production approach of a thin film semiconductor device

[Procedure amendment 2]

[Document to be Amended] Description

[Item(s) to be Amended] Claim

[Method of Amendment] Modification

[Proposed Amendment]

[Claim(s)]

[Claim 1] The process which forms the 1st amorphous silicon film on the substrate which has an insulating front face,

The process which crystallizes said 1st amorphous silicon film by giving energy,

The process which forms the field which serves as seed crystal by performing patterning to said crystallized silicon film,

The process which forms the seed crystal which etching which has selectivity to the predetermined crystal face was performed [seed crystal] to the field used as said seed crystal, and made the predetermined crystal face remain,

The process which covers said seed crystal and forms the 2nd amorphous silicon film,

It has the process to which crystal growth of said 2nd amorphous silicon film is carried out from said seed crystal by giving energy,

The production approach of the thin film semiconductor device characterized by using for a barrier layer said silicon film which carried out crystal growth.

[Claim 2] The process which forms the 1st amorphous silicon film on the substrate which has an insulating front face,

The process which crystallizes said 1st amorphous silicon film by giving energy,

The process which forms the field which serves as seed crystal by performing patterning to said crystallized silicon film,

The process which forms the seed crystal which etching which has selectivity to a field (111) was performed [seed crystal] to the field used as said seed crystal, and made the field (111) remain,

The process which covers said seed crystal and forms the 2nd amorphous silicon film,

It has the process to which crystal growth of said 2nd amorphous silicon film is carried out from said seed crystal by giving energy,

The production approach of the thin film semiconductor device characterized by using for a barrier layer said silicon film which carried out crystal growth.

[Claim 3] The process which forms the 1st amorphous silicon film on the substrate which has an insulating front face,

The process which crystallizes said 1st amorphous silicon film by giving energy,

The process which forms the field which serves as seed crystal by performing patterning to said crystallized silicon film,

The process which forms the seed crystal which etching in the gaseous phase using N2H4 was performed [seed crystal], and made the field (111) remain to the field used as said seed crystal,

The process which covers said seed crystal and forms the 2nd amorphous silicon film,

It has the process to which crystal growth of said 2nd amorphous silicon film is carried out from said seed crystal by giving energy,

The production approach of the thin film semiconductor device characterized by using for a barrier layer said silicon film which carried out crystal growth.

[Claim 4] The process which forms the 1st amorphous silicon film on the substrate which has an insulating front face,

The process which crystallizes said 1st amorphous silicon film by giving energy,

The process which forms the field which serves as seed crystal by performing patterning to said crystallized silicon film,

The process which forms the seed crystal which dry etching using ClF3 and N2H4 was performed [seed crystal], and made the field (111) remain to the field used as said seed crystal,

The process which covers said seed crystal and forms the 2nd amorphous silicon film,

It has the process to which crystal growth of said 2nd amorphous silicon film is carried out from said seed crystal by giving energy,

The production approach of the thin film semiconductor device characterized by using for a barrier layer said silicon film which carried out crystal growth.

[Claim 5] The process which forms the 1st amorphous silicon film on the substrate which has an insulating front face,

The process which crystallizes said 1st amorphous silicon film by giving energy,

The process which forms the field which serves as seed crystal by performing patterning to said crystallized silicon film,

The process which forms the seed crystal which etching which has selectivity to the predetermined crystal face was performed [seed crystal] to the field used as said seed crystal, and made the predetermined crystal face remain,

The process which covers said seed crystal and forms the 2nd amorphous silicon film,

The process which processes said 2nd amorphous silicon film in the shape of a rectangle so that said seed crystal may be arranged at the part of an angle,

It has the process to which crystal growth of said 2nd amorphous silicon film is carried out from said seed crystal by irradiating scanning a linear laser light,

The production approach of the thin film semiconductor device characterized by using for a barrier layer said silicon film which carried out crystal growth.

[Claim 6] The process which forms the 1st amorphous silicon film on the substrate which has an insulating front face,

The process which crystallizes said 1st amorphous silicon film by giving energy,

The process which forms the field which serves as seed crystal by performing patterning to said crystallized silicon film,

The process which forms the seed crystal which etching which has selectivity to a field (111) was performed [seed crystal] to the field used as said seed crystal, and made the field (111) remain,

The process which covers said seed crystal and forms the 2nd amorphous silicon film,

The process which processes said 2nd amorphous silicon film in the shape of a rectangle so that said seed crystal may be arranged at the part of an angle,

It has the process to which crystal growth of said 2nd amorphous silicon film is carried out from said seed crystal by irradiating scanning a linear laser light,

The production approach of the thin film semiconductor device characterized by using for a barrier layer said silicon film which carried out crystal growth.

[Claim 7] The process which forms the 1st amorphous silicon film on the substrate which has an insulating front face,

The process which crystallizes said 1st amorphous silicon film by giving energy,

The process which forms the field which serves as seed crystal by performing patterning to said crystallized silicon film,

The process which forms the seed crystal which etching in the gaseous phase using N2H4 was performed [seed crystal], and made the field (111) remain to the field used as said seed crystal,

The process which covers said seed crystal and forms the 2nd amorphous silicon film,

The process which processes said 2nd amorphous silicon film in the shape of a rectangle so that said seed crystal may be arranged at the part of an angle,

It has the process to which crystal growth of said 2nd amorphous silicon film is carried out from said seed crystal by irradiating scanning a linear laser light,

The production approach of the thin film semiconductor device characterized by using for a barrier layer said silicon film which carried out crystal growth.

[Claim 8] The process which forms the 1st amorphous silicon film on the substrate which has an insulating front face,

The process which crystallizes said 1st amorphous silicon film by giving energy,

The process which forms the field which serves as seed crystal by performing patterning to said crystallized silicon film,

The process which forms the seed crystal which dry etching using ClF3 and N2H4 was performed [seed crystal], and made the field (111) remain to the field used as said seed crystal,

The process which covers said seed crystal and forms the 2nd amorphous silicon film,

The process which processes said 2nd amorphous silicon film in the shape of a rectangle so that said seed crystal may be arranged at the part of an angle,

It has the process to which crystal growth of said 2nd amorphous silicon film is carried out from said seed crystal by irradiating scanning a linear laser light,

The production approach of the thin film semiconductor device characterized by using for a barrier layer

said silicon film which carried out crystal growth.

[Claim 9] Said linear laser light is the production approach of the thin film semiconductor device characterized by being scanned in the direction in which the area of said 2nd amorphous silicon film becomes large in any 1 of claim 5 thru/or claims 8.

[Claim 10] The production approach of the thin film semiconductor device characterized by using one sort or two or more sorts of approaches chosen from heating, the exposure of laser light, and the exposure of strong light as how to give said energy in any 1 of claim 1 thru/or claims 9.

[Translation done.]

(51) Int.Cl.*	識別記号	序内整理番号	F 1	技術表示箇所
H 01 L 21/20		H 01 L 21/20		
21/268		21/268	Z	
27/12		27/12	R	
29/786		29/78	6 2 7 G	
21/336				

審査請求 未請求 請求項の数32 FD (全 20 頁)

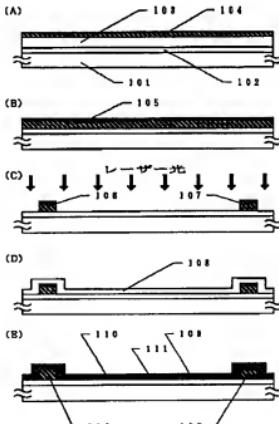
(21) 出願番号	特願平7-128920	(71) 出願人	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(22) 出願日	平成7年(1995)4月28日	(72) 発明者	山崎 犀平 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(31) 優先権主張番号	特願平7-96331	(72) 発明者	宮永 昭治 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(32) 優先日	平7(1995)3月17日	(72) 発明者	寺本 雄 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(33) 優先権主張国	日本 (JP)		
(31) 優先権主張番号	特願平7-88787		
(32) 優先日	平7(1995)3月21日		
(33) 優先権主張国	日本 (JP)		

(54) 【発明の名称】 半導体装置および半導体の作製方法および半導体装置の作製方法

(57) 【要約】

【目的】 単結晶珪素を用いたものと同等の特性を有する薄膜トランジスタを提供する。

【構成】 ガラス基板101上に下地膜102を形成し、その上に非晶質珪素膜103を形成する。ここで、ニッケル膜104を形成し、加熱を行いニッケル元素の作用によって、非晶質珪素膜103を結晶化させる。その後バーニングを行い種結晶106、107を形成する。さらに種結晶を覆って非晶質珪素膜108を成膜し、加熱処理により当該種結晶からの結晶成長を行わす。こうして、単結晶に匹敵する領域を種結晶の周囲に形成することができる。そして、この領域を活性層として薄膜トランジスタを構成することで、単結晶珪素を利用した場合と同等の特性を有する薄膜トランジスタを得ることができる。



【特許請求の範囲】

【請求項1】 絶縁表面を有する基板上に第1の半導体膜を形成する工程と、エネルギーを与えることにより前記第1の半導体膜を結晶化させる工程と、エッピングを施すことにより前記第1の半導体膜を結晶化させる工程と、前記第1の半導体膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、エッピングを施すことにより前記種結晶において所定の結晶面を選択的に残存させる工程と、前記種結晶を覆って第2の半導体膜を形成する工程と、エネルギーを与えることにより前記第2の半導体膜において前記種結晶からの結晶成長を行わす工程と、を有することを特徴とする半導体の作製方法。

【請求項2】 請求項1において、第1および第2の半導体膜が珪素膜であることを特徴とする半導体の作製方法。

【請求項3】 請求項1において、第1および第2の半導体膜が非晶質珪素膜であることを特徴とする半導体の作製方法。

【請求項4】 請求項1において、エネルギーを与えたとして、加熱、レーザー光の照射、強光の照射から選ばれ1種または複数種類の方法を同時にまたは段階的に利用することを特徴とする半導体装置の作製方法。

【請求項5】 請求項1において、種結晶となる領域に加熱しながらのレーザー光または強光の照射を行うことを特徴とする半導体の作製方法。

【請求項6】 請求項1において、第1の半導体膜は珪素膜であって、該珪素膜には珪素の結晶化を助長する金属元素が接着して保持された状態でエネルギーを与えることによる結晶化が行われることを特徴とする半導体の作製方法。

【請求項7】 請求項1において、珪素の結晶化を助長する金属元素としてニッケルが利用されることを特徴とする半導体の作製方法。

【請求項8】 請求項1において、珪素の結晶化を助長する金属元素として、Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた1種または複数種類の元素が利用されることを特徴とする半導体の作製方法。

【請求項9】 請求項1において、基板としてガラス基板が用いられることを特徴とする半導体の作製方法。

【請求項10】 絶縁表面を有する基板上に第1の珪素膜を形成する工程と、前記第1の珪素膜上に珪素の結晶化を助長する金属元素を接着して保持させる工程と、エネルギーを与えることにより前記第1の珪素膜を結晶化させる工程と、前記第1の珪素膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、エッピングを施すことにより前記種結晶において所定の

結晶面を選択的に残存させる工程と、

前記種結晶を覆って第2の珪素膜を形成する工程と、前記第1の珪素膜上に珪素の結晶化を助長する金属元素を接着して保持させる工程と、

エネルギーを与えることにより前記第2の珪素膜において前記種結晶からの結晶成長を行わす工程と、を有することを特徴とする半導体の作製方法。

【請求項11】 請求項10において、珪素の結晶化を助長する金属元素としてニッケルが利用されることを特徴とする半導体の作製方法。

【請求項12】 請求項10において、珪素の結晶化を助長する金属元素として、Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた1種または複数種類の元素が利用されることを特徴とする半導体の作製方法。

【請求項13】 絶縁表面を有する基板上に第1の珪素膜を形成する工程と、

エネルギーを与えることにより前記第1の珪素膜を結晶化させる工程と、

前記第1の珪素膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、エッピングを施すことにより前記種結晶において所定の結晶面を選択的に残存させる工程と、前記種結晶を覆って第2の珪素膜を形成する工程と、エネルギーを与えることにより前記第2の珪素膜において前記種結晶からの結晶成長を行わす工程と、少なくとも前記種結晶が形成されている領域を除去することを含むバーニングを行い半導体装置の活性層を形成する工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項14】 請求項13において、半導体装置の活性層は、

結晶粒界が実質的に存在しておらず、

かつ点欠陥を中和するための水素またはハログン元素を

0.001～1原子%の濃度で含んでおり、

かつ炭素および窒素の原子を $1 \times 10^{16} \sim 5 \times 10^{17}$ 原子 cm^{-3} の濃度で含んでおり、

かつ酸素の原子を $1 \times 10^{17} \sim 5 \times 10^{18}$ 原子 cm^{-3} の濃度で含んでいることを特徴とする半導体装置の作製方法。

【請求項15】 絶縁表面を有する基板上に第1の珪素膜を形成する工程と、

エネルギーを与えることにより前記第1の珪素膜を結晶化させる工程と、前記第1の珪素膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、

エッピングを施すことにより前記種結晶において所定の結晶面を選択的に残存させる工程と、前記種結晶を覆って第2の珪素膜を形成する工程と、

バーニングを行い第2の珪素膜を矩形状に形成する工程と、

程と、

エネルギーを与えることにより前記第2の珪素膜において前記種結晶からの結晶成長を行わす工程と、

少なくとも前記種結晶が形成されている領域を除去することを含むバーニングを前記第2の珪素膜に対して行い半導体装置の活性層を形成する工程と、

を有し、

前記矩形状に形成された第2の珪素膜の角の部分に前記種結晶を位置させることを特徴とする半導体装置の作製方法。

【請求項16】請求項15において、矩形状に形成された第2の珪素膜の角の部分からレーザー光を走査しながら照射することにより、第2に珪素膜の結晶化を行うことを特徴とする半導体装置の作製方法。

【請求項17】絶縁表面を有する基板上に第1の珪素膜を形成する工程と、

エネルギーを与えることにより前記第1の珪素膜を結晶化させる工程と、

前記第1の珪素膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、

エッティングを施すことにより前記種結晶において所定の結晶面を選択的に残存させる工程と、

前記種結晶を覆って第2の珪素膜を形成する工程と、

バーニングを行い第2の珪素膜を多角形状に形成する工程と、

エネルギーを与えることにより前記第2の珪素膜において前記種結晶からの結晶成長を行わす工程と、

少なくとも前記種結晶が形成されている領域を除去することを含むバーニングを前記第2の珪素膜に対して行い半導体装置の活性層を形成する工程と、

を有し、

前記多角形状に形成された第2の珪素膜の角の部分に前記種結晶を位置させることを特徴とする半導体装置の作製方法。

【請求項18】請求項17において、多角形状に形成された第2の珪素膜の角の部分からレーザー光を走査しながら照射することにより、第2に珪素膜の結晶化を行うことを特徴とする半導体装置の作製方法。

【請求項19】結晶粒界が実質的に存在しておらず、かつ点欠陥を中和するための水素またはハロゲン元素を0.001～1原子%の濃度で含んでおり、

かつ炭素および窒素の原子を $1 \times 10^{16} \sim 5 \times 10^{18}$ 原子 cm^{-3} の濃度で含んでおり、

かつ酸素の原子を $1 \times 10^{17} \sim 5 \times 10^{18}$ 原子 cm^{-3} の濃度で含んでおり、

かつニッケルを $1 \times 10^{15} \sim 1 \times 10^{18}$ 原子 cm^{-3} の濃度で含んでいる領域を活性層としたことを特徴とする半導体装置。

【請求項20】結晶粒界が実質的に存在しておらず、かつ点欠陥を中和するための水素またはハロゲン元素を

0.001～1原子%の濃度で含んでおり、

かつ炭素および窒素の原子を $1 \times 10^{16} \sim 5 \times 10^{18}$ 原子 cm^{-3} の濃度で含んでおり、

かつ酸素の原子を $1 \times 10^{17} \sim 5 \times 10^{18}$ 原子 cm^{-3} の濃度で含んでおり、

かつニッケルを $1 \times 10^{15} \sim 1 \times 10^{18}$ 原子 cm^{-3} の濃度で含んでいる領域を活性層とした半導体装置を有し、

前記半導体装置は2つ1組で構成されており、

前記2つの半導体装置の間の半導体層は除去されていることを特徴とする半導体装置。

【請求項21】絶縁表面を有する基板上に第1の珪素膜を形成する工程と、エネルギーを与えることにより前記第1の珪素膜を結晶化させる工程と、

前記第1の珪素膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、

エッティングを施すことにより前記種結晶において所定の結晶面を選択的に残存させる工程と、

前記種結晶を覆って第2の珪素膜を形成する工程と、

エネルギーを与えることにより前記第2の珪素膜において前記種結晶からの結晶成長を行わす工程と、

前記第2の珪素膜をバーニングし、前記種結晶の存在する部分を少なくとも除去する工程と、

を有し、

前記バーニングされた後の第2の珪素膜中には、水素が0.001～1原子%含まれており、かつ珪素の結晶化を助長する金属元素が 1×10^{16} 原子～ 1×10^{18} 原子 cm^{-3} の濃度で含まれていることを特徴とする半導体の作製方法。

【請求項22】絶縁表面を有する基板上に第1の珪素膜を形成する工程と、エネルギーを与えることにより前記第1の珪素膜を結晶化させる工程と、

前記第1の珪素膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、

エッティングを施すことにより前記種結晶において所定の結晶面を選択的に残存させる工程と、

前記種結晶を覆って第2の珪素膜を形成する工程と、

エネルギーを与えることにより前記第2の珪素膜において前記種結晶からの結晶成長を行わす工程と、

前記第2の珪素膜をバーニングし、前記種結晶の存在する部分を少なくとも除去する工程と、

を有し、

前記バーニングされた後の第2の珪素膜中には、水素が0.001～1原子%含まれており、かつ珪素の結晶化を助長する金属元素が 1×10^{16} 原子～ 5×10^{18} 原子 cm^{-3} の濃度で含まれていることを特徴とする半導体の作製方法。

【請求項23】請求項21または請求項22において、バーニングされた後の第2の珪素膜中には、

結晶粒界が実質的に存在しておらず、

かつ点欠陥を中和するための水素またはハロゲン元素が

0.001 ~ 1 原子% の濃度で含まれており、

かつ炭素および窒素の原子が $1 \times 10^{14} \sim 5 \times 10^{14}$ 原子 cm^{-3} の濃度で含まれており、

かつ酸素の原子が $1 \times 10^{11} \sim 5 \times 10^{11}$ 原子 cm^{-3} の濃度で含まれており、

かつニッケルが $1 \times 10^{15} \sim 1 \times 10^{15}$ 原子 cm^{-3} の濃度で含まれていることを特徴とする半導体の作製方法。

【請求項 24】 請求項 21 または請求項 2 2において、エネルギーの与えかたとして、加熱、レーザー光の照射、強光の照射から選ばれ1種または複数種類の方法を同時にまたは段階的に利用することを特徴とする半導体の作製方法。

【請求項 25】 請求項 2 1 または請求項 2 2において、種結晶となる領域に加熱しながらのレーザー光または強光の照射を行うことを特徴とする半導体の作製方法。

【請求項 26】 請求項 2 1 または請求項 2 2において、第1の珪素膜に接して珪素の結晶化を助長する金属元素が接して保持された状態でエネルギーを与えることによる結晶化が行われることを特徴とする半導体の作製方法。

【請求項 27】 請求項 2 1 または請求項 2 2において、珪素の結晶化を助長する金属元素としてニッケルが利用されることを特徴とする半導体の作製方法。

【請求項 28】 請求項 2 1 または請求項 2 2において、珪素の結晶化を助長する金属元素として、Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた1種または複数種類の元素が利用されることを特徴とする半導体の作製方法。

【請求項 29】 請求項 2 1 または請求項 2 2において、種結晶の大きさを $0.1 \sim 5 \mu\text{m}$ 角とすることを特徴とする半導体の作製方法。

【請求項 30】 請求項 2 1 または請求項 2 2において、種結晶の大きさを $0.1 \sim 2 \mu\text{m}$ 角とすることを特徴とする半導体の作製方法。

【請求項 31】 絶縁表面を有する基板上に第1の珪素膜を形成する工程と、エネルギーを与えることにより前記第1の珪素膜を結晶化させる工程と、

前記第1の珪素膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、

エッティングを施すことにより前記種結晶において所定の結晶面を選択的に残存させる工程と、

前記種結晶を覆って第2の珪素膜を形成する工程と、

エネルギーを与えることにより前記第2の珪素膜において前記種結晶からの結晶成長を行わす工程と、

前記第2の珪素膜をバーニングし、前記種結晶の存在する領域を少なくとも除去する工程と、

前記種結晶が存在した領域を抉んで少なくとも2つ1組の半導体装置を形成する工程と、

を有し、

前記バーニングされた後の第2の珪素膜中には、水素が $0.001 \sim 1 \text{ atm}$ % 含まれており、かつ珪素の結晶化を助長する金属元素が 1×10^{14} 原子 $\sim 1 \times 10^{15}$ 原子 cm^{-3} の濃度で含まれていることを特徴とする半導体装置の作製方法。

【請求項 32】 請求項 3 1 において、

バーニングされた後の第2の珪素膜中には、結晶粒界が実質的に存在しておらず、

10 かつ点欠陥を中和するための水素またはハロゲン元素が $0.001 \sim 1 \text{ 原子\%}$ の濃度で含まれており、

かつ炭素および窒素の原子が $1 \times 10^{11} \sim 5 \times 10^{11}$ 原子 cm^{-3} の濃度で含まれており、

かつ酸素の原子が $1 \times 10^{11} \sim 5 \times 10^{11}$ 原子 cm^{-3} の濃度で含まれており、

かつニッケルを $1 \times 10^{15} \sim 1 \times 10^{15}$ 原子 cm^{-3} の濃度で含んでいることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【産業上の利用分野】 本明細書で示す発明は、ガラス等の絶縁表面を有する基板上に単結晶と見なせる領域または実質的に単結晶と見なせる領域を有する結晶性珪素膜を形成する技術に関する。また、この結晶性珪素膜を用いて、薄膜トランジスタに代表される薄膜半導体デバイスを形成する技術に関する。

【従来の技術】 近年、ガラス基板や絶縁表面を有する基板上に形成された薄膜珪素半導体膜（数百原子～数千原子/平方ミクロン）を用いて薄膜トランジスタを構成する技術が注目されている。薄膜トランジスタの応用が一番期待されているのは、アクティブマトリクス型の液晶表示装置である。アクティブマトリクス型の液晶表示装置は、一对のガラス基板間に液晶を挟んで保持した構成を有している。また、数百×数百のマトリクス状に配置された画素電極のそれぞれに薄膜トランジスタを配置した構成を有している。このような構成においては、ガラス基板上に薄膜トランジスタを形成する技術が必要とされる。

【0003】 ガラス基板上に薄膜トランジスタを形成するには、ガラス基板上に薄膜トランジスタを構成するための薄膜半導体を形成する必要がある。ガラス基板上に形成される薄膜半導体としては、プラズマCVD法や減圧熱CVD法で形成される非晶質珪素膜（アモルファスシリコン膜）が一般に利用されている。

【0004】 現状においては、非晶質珪素膜を用いた薄膜トランジスタが実用化されているが、より高品質の表示を得るために、結晶性を有した珪素半導体薄膜（結晶性珪素膜という）を利用した薄膜トランジスタが必要される。

【0005】 ガラス基板基上に結晶性珪素膜を成膜する

方法としては、本出願人による特開平6-232059号公報、特開平6-244103号公報に記載された技術が公知である。この公報に記載されている技術は、珪素の結晶化を助長する金属元素を利用することにより、ガラス基板の耐える加熱条件である550°C、4時間程度の加熱処理によって、結晶性珪素膜をガラス基板上に形成するものである。

【0006】しかし、上記技術を用いた方法によって得られる結晶性珪素膜は、各種演算回路やメモリー回路等を構成するための薄膜トランジスタに利用することはできない。これは、その結晶性が不足しており、必要とする特性が得られないからである。

【0007】アクティバティマトリクス型の液晶表示装置やバッファ型の液晶表示装置の周辺回路には、画面領域に配置された薄膜トランジスタを駆動するための駆動回路や映像信号を取り扱ったり制御する回路、各種情報を記憶する記憶回路等が必要とされる。

【0008】これらの回路の中で、映像信号を取り扱ったり制御する回路や各種情報を記憶する記憶回路には、公知の単結晶ウエハーを用いた集積回路に匹敵する性能が求められる。従って、ガラス基板上に形成される薄膜半導体を用いてこれら回路を集積化しようとする場合、単結晶に匹敵する結晶性を有した結晶性珪素膜をガラス基板上に形成する必要がある。

【0009】結晶性珪素膜の結晶性を高める方法としては、得られた結晶性珪素膜に対して、再度の加熱処理を施したり、レーザー光の照射を行ったりすることが考えられる。しかし、加熱処理やレーザー光の照射を繰り返しても、劇的な結晶性の向上は困難であることが判明している。

【0010】またSOI技術を利用することにより、単結晶珪素膜を得る技術も研究されているが、単結晶珪素基板を液晶表示装置に利用することはできないので、直接液晶表示装置に当該技術を利用することはできない。特に、単結晶ウエハーを用いた場合、基板面積が限定されるので、今後需要が増大されると見込まれる大面積を有する液晶表示装置には、SOI技術を利用することは困難である。

【0011】

【発明が解決しようとする課題】本明細書で開示する発明は、絶縁表面を有する基板、特にガラス基板上に単結晶または単結晶と見なせる領域を形成し、この領域を用いて薄膜トランジスタに代表される薄膜半導体デバイスを形成することを課題とする。

【0012】

【課題を解決するための手段】本明細書で開示する発明の一つは、絶縁表面を有する基板上に第1の半導体膜を形成する工程と、エネルギーを与えることにより前記第1の半導体膜を結晶化させる工程と、前記第1の半導体膜に対してパッケージングを施すことにより、種結晶と

なる領域を形成する工程と、エッチングを施すことにより前記種結晶において所定の結晶面を選択的に残存させる工程と、前記種結晶を覆って第2の半導体膜を形成する工程と、エネルギーを与えることにより前記第2の半導体膜において前記種結晶からの結晶成長を行わす工程と、を有することを特徴とする。

【0013】上記構成において、第1および第2の半導体膜としては、代表的には珪素膜が利用される。また一般的には、珪素膜はCVD法で形成される非晶質珪素膜が利用される。

【0014】所定の結晶面を選択的に残存させるのは、より単結晶に近い結晶になるように結晶成長を行わすためである。所定の結晶面を残存させるのは、所定の結晶面に対して選択性を有するエッチング手段を利用すればよい。例えば、H₂Oを63.3wt%、KOHを23.4wt%、イソプロパノールを13.3wt%の重量混合比で混合させたエッチャントを用いることによって、(100)面を選択的に残存させることができ、結果として(100)面で覆われた種結晶を選択的に残存させることができる。

【0015】また、ヒドラジン(N₂H₄)を用いた気相中のエッチングを行うことで、(111)面を選択的に残存させることができる。具体的には、エッチングガスとして、Cl₂F₂とN₂H₄を用いたドライエッチャントによって、(111)面を残存させることができる。

【0016】また上記構成におけるエネルギーの与えかたとしては、加熱、レーザー光の照射、強光の照射から選ばれ1種または複数種類の方法を同時にまたは段階的に利用することができる。例えば、加熱しながらのレーザー光の照射や、加熱の後にレーザー光を照射することや、加熱とレーザー光の照射を交互に行うことや、レーザー光の照射の後に加熱を行うことができる。またレーザー光の代わりに強光を利用するのもよい。

【0017】半導体膜として珪素膜を利用し、エネルギーを与えることによって、当該珪素膜を結晶化させる場合に、珪素の結晶化を助長する金属元素を利用することが有用である。例えば、プラズマCVD法や減圧熱CVD法で形成した非晶質珪素膜を加熱によって結晶化させようとする場合、600°C以上の温度で10時間以上の加熱処理が必要とされるが、珪素の結晶化を助長する金属元素を利用した場合、550°C、4時間の加熱処理でそれと同等以上の結果を得ることができる。

【0018】珪素の結晶化を助長する金属元素としては、ニッケルが最も効果が高く、有用である。また、Fe、Co、Ru、Rh、Pd、Os、Ir、P、T、Cu、Auから選ばれた一種または複数種類の元素が利用することもできる。特に、Fe、Pd、Pt、Cu、AuはNiに次ぐ効果を得ることができる。

【0019】種結晶からの結晶成長を行わすことで、所定の領域に単結晶と見なせる領域または実質的に単結晶

と見なせる領域を形成することができる。この単結晶と見なせる領域または実質的に単結晶と見なせる領域は、下記の条件を満たしている領域として定義される。

- ・結晶粒界が実質的に存在していない。
- ・点欠陥を中和するための水素またはハロゲン元素を0.001～1原子%の濃度で含んでいる。
- ・炭素および窒素の原子を $1 \times 10^{14} \sim 5 \times 10^{14}$ 原子 cm^{-3} の濃度で含んでおり、
- ・酸素の原子を $1 \times 10^{17} \sim 5 \times 10^{18}$ 原子 cm^{-3} の濃度で含んでいる。

【0020】他の発明の構成は、絶縁表面を有する基板上に第1の珪素膜を形成する工程と、前記第1の珪素膜上に珪素の結晶化を助長する金属元素を接して保持させる工程と、エネルギーを与えることにより前記第1の珪素膜を結晶化させる工程と、前記第1の珪素膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、エッチングを施すことにより前記種結晶において所定の結晶方位を選択的に残存させる工程と、前記種結晶を覆って第2の珪素膜を形成する工程と、前記第1の珪素膜上に珪素の結晶化を助長する金属元素を接して保持させる工程と、エネルギーを与えることにより前記第2の珪素膜において前記種結晶からの結晶成長を行わす工程と、を有することを特徴とする。

【0021】他の発明の構成は、絶縁表面を有する基板上に第1の珪素膜を形成する工程と、エネルギーを与えることにより前記1の珪素膜を結晶化させる工程と、前記第1の珪素膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、エッチングを施すことにより前記種結晶において所定の結晶方位を選択的に残存させる工程と、前記種結晶を覆って第2の珪素膜を形成する工程と、エネルギーを与えることにより前記第1の珪素膜において前記種結晶からの結晶成長を行わす工程と、少なくとも前記種結晶が形成されている領域を除去することを含むバーニングを行い半導体装置の活性層を形成する工程と、を有することを特徴とする。

【0022】上記構成においては、得られた活性層の領域が、単結晶と見なせる領域または実質的に単結晶と見なせる領域となっていることが特徴である。この領域は、結晶粒界が実質的に存在しておらず、かつ点欠陥を中和するための水素またはハロゲン元素を0.001～1原子%の濃度で含んでおり、かつ炭素および窒素の原子を $1 \times 10^{14} \sim 5 \times 10^{14}$ 原子 cm^{-3} の濃度で含んでおり、かつ酸素の原子を $1 \times 10^{17} \sim 5 \times 10^{18}$ 原子 cm^{-3} の濃度で含んでいる領域として定義される。

【0023】他の発明の構成は、絶縁表面を有する基板上に第1の珪素膜を形成する工程と、エネルギーを与えることにより前記第1の珪素膜を結晶化させる工程と、前記第1の珪素膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、エッチングを

施すことにより前記種結晶において所定の結晶方位を選択的に残存させる工程と、前記種結晶を覆って第2の珪素膜を形成する工程と、バーニングを行い第2の珪素膜を矩形状に形成する工程と、エネルギーを与えることにより前記第2の珪素膜において前記種結晶からの結晶成長を行わす工程と、少なくとも前記種結晶が形成されている領域を除去することを含むバーニングを前記第2の珪素膜に対して行い半導体装置の活性層を形成する工程と、を有し、前記矩形状に形成された第2の珪素膜の角の部分に前記種結晶を位置させることを特徴とする。

【0024】上記構成を利用した具体的な例を図3に示す。図3には、矩形状に形成された非晶質珪素膜302の角に部分304に種結晶303を位置させ、その部分から線状にビーム加工されたレーザー光を走査しながら照射することによって、非晶質珪素膜302を結晶化させる構成が記載されている。

【0025】図3においては、4角形に珪素膜302(非晶質珪素膜)をバーニングする例が示されているが、これは、正方形でも長方形でもよい。

【0026】他の発明の構成は、絶縁表面を有する基板上に第1の珪素膜を形成する工程と、エネルギーを与えることにより前記第1の珪素膜を結晶化させる工程と、前記第1の珪素膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、エッチングを施すことにより前記種結晶において所定の結晶方位を選択的に残存させる工程と、前記種結晶を覆って第2の珪素膜を形成する工程と、バーニングを行い第2の珪素膜を多角形に形成する工程と、エネルギーを与えることにより前記第2の珪素膜において前記種結晶からの結晶成長を行わす工程と、少なくとも前記種結晶が形成されている領域を除去することを含むバーニングを前記第2の珪素膜に対して行い半導体装置の活性層を形成する工程と、を有することを特徴とする。

【0027】上記構成の具体的な例を図4に示す。図4には、ホームベース型の5角形にバーニングされた非晶質珪素膜401の角の部分403に種結晶を位置させ、この403の部分から線状にビーム加工されたレーザー光を走査しながら照射することによって、非晶質珪素膜401を結晶化する構成が示されている。

【0028】図4には、珪素膜を5角形にバーニングする例が示されているが、これは、さらに角の多い多角形としてもよい。ただし、角の数が多くなると、必然的に角の角度が大きくなることになり、角から結晶化を進行させる効果が減少してしまう。

【0029】他の発明の構成は、絶縁表面を有する基板上に第1の珪素膜を形成する工程と、エネルギーを与えることにより前記第1の珪素膜を結晶化させる工程と、

前記第1の珪素膜に対してバーニングを施すことにより、種結晶となる領域を形成する工程と、エッチングを施すことにより前記種結晶において所定の結晶面を選択的に残存させる工程と、前記種結晶を覆つて第2の珪素膜を形成する工程と、エネルギーを与えることにより前記第2の珪素膜において前記種結晶からの結晶成長を行う工程と、前記第2の珪素膜をバーニングし、前記種結晶の存在する部分を少なくとも除去する工程と、を有し、前記バーニングされた後の第2の珪素膜中に、水素が0.001～1at%含まれており、かつ珪素の結晶化を助長する金属元素が 1×10^{14} 原子～ 1×10^{15} 原子 cm^{-2} の濃度で含まれていることを特徴とする。

【0030】上記構成において、第1および第2の珪素膜としては、代表的にはプラズマCVD法や減圧熱CVD法で形成された珪素膜が利用される。

【0031】所定の結晶面を選択的に残存させるのは、より単結晶に近い結晶になるように結晶成長を行わすためである。所定の結晶面を残存させるのは、所定の結晶面に対して選択性を有するエッチング手段を利用すればよい。例えば、 H_2O を63.3wt%、 KOH を23.4wt%、イソブロノールを13.3wt%の重量混合比で混ぜさせたエッチャントを用いることによって、(100)面を選択的に残存させることができ、結果として(100)面で覆われた種結晶を選択的に残存させることができる。

これは、上記エッチャントの(100)面に対するエッチング率が他の結晶面に比較して低いからである。

【0032】また、ヒドラジン(N_2H_4)を用いた気相中のエッチングを行うことで、(111)面を選択的に残存させることができる。具体的には、エッチングガスとして、 Cl_2F_2 と N_2H_4 とを用いたドライエッチングによって、(111)面を残存させることができる。これもヒドラジンの(111)面に対するエッティングレートが他の結晶面に比較して低からである。

【0033】また上記構成におけるエネルギーの与えかたとしては、加熱、レーザー光の照射、強光の照射から選ばれ1種または複数種類の方法を同時にまたは段階的に利用することができる。例えば、加熱しながらのレーザー光の照射や、加熱の後にレーザー光を照射することや、加熱とレーザー光の照射を交互に行なうことや、レーザー光の照射の後に加熱を行うことができる。またレーザー光の代わりに強光を利用するのでもよい。

【0034】半導体膜として珪素膜を利用し、エネルギーを与えることによって、当該珪素膜を結晶化させる場合に、珪素の結晶化を助長する金属元素を利用することが有用である。例えば、プラズマCVD法や減圧熱CVD法で形成した非晶質珪素膜を加熱によって結晶化させようとする場合、600℃以上の温度で10時間以上の加熱処理が必要となるが、珪素の結晶化を助長する金属元素を利用した場合、550℃、4時間の加熱処理でそれと同等以上の結果を得ることができる。

【0035】珪素の結晶化を助長する金属元素としては、ニッケルが最もその効果が高く、有用である。また、 Fe 、 Co 、 Ru 、 Rh 、 Pd 、 Os 、 Ir 、 Pt 、 Cu 、 Au から選ばれた一種または複数種類の元素が利用することもできる。特に、 Fe 、 Pd 、 Pt 、 Cu 、 Au は N_2 に次ぐ効果を得ることができる。

【0036】種結晶からの結晶成長を行わすことで、所定の領域に単結晶と見なせる領域または実質的に単結晶と見なせる領域を形成することができる。この単結晶と見なせる領域または実質的に単結晶と見なせる領域は、下記の条件を満たしている領域として定義される。

- ・結晶粒界が実質的に存在していない。
- ・点欠陥を中和するための水素またはハロゲン元素を0.001～1at%の濃度で含んでいる。
- ・炭素および窒素の原子を 1×10^{14} ～ 5×10^{14} 原子 cm^{-2} の濃度で含んでいる。
- ・酸素の原子を 1×10^{14} ～ 5×10^{14} 原子 cm^{-2} の濃度で含んでいる。

【0037】また、種結晶が存在する領域を除去することにより、上記の単結晶と見なせる領域または実質的に単結晶と見なせる領域における当該金属元素の濃度を 1×10^{14} ～ 1×10^{15} 原子 cm^{-2} 、好ましくは 1×10^{14} ～ 5×10^{14} 原子 cm^{-2} とすることができる。

【0038】

【作用】選択的に単結晶と見なせる又は実質的に単結晶と見なせる種結晶を形成し、かかる後に当該種結晶を覆つて非晶質珪素膜を形成し、さらに加熱やレーザー光の照射によってエネルギーを与えることによって、当該種結晶から結晶成長を進行させることができる。そして、種結晶の周囲に単結晶と見なせる領域または実質的に単結晶と見なせる領域を形成することができる。

【0039】この単結晶と見なせる領域または実質的に単結晶と見なせる領域は、種結晶の形成される領域を選択することにより、所望の領域に形成することができる。従って、この領域を利用して形成される薄膜半導体デバイスを、所望の領域に形成することができる。

【0040】即ち、単結晶珪素を利用したデバイスに匹敵するデバイスを所望の領域に形成することができる。また、珪素の結晶化を助長する金属元素の作用やレーザー光や強光の照射を利用することにより、加熱に弱いガラス基板を利用することができます。

【0041】一つの単結晶と見なせる領域または実質的に単結晶と見なせる領域をバーニングすることによって得た複数の半導体領域は、それぞれ同じ結晶軸とその周りの回転角を共有している。ここで結晶軸というのは、図9において、単結晶と見なせる領域または実質的に単結晶と見なせる領域の平面90°3に対して垂直な方向の結晶軸90°1のことをいう。

【0042】この結晶軸の方向の出発膜の成膜方法や結晶化方法、さらにはその方法によって異なるものとする

ことができる。具体的には、<111>軸方向や<100>軸方向といった値を探すことになる。

【0043】結晶軸の周りの回転角というのは、図9で示す90°で示される角度のことという。この角度は任意の方向を基準にして計測される相対的な角度である。

【0044】同一の単結晶と見なせる領域または実質的に単結晶と見なせる領域においては、その領域内において、結晶軸とその周りの回転角とは同じ、または実質的に同じである。

【0045】ここで、結晶軸は同一または実質的に同一というのは、そのぶれの角度が±1°の範囲内に入るとして定義する。また回転角が同一または実質的に同一というのは、そのぶれの角度が±1°の範囲内に入るとして定義する。

【0046】従って、同一の単結晶と見なせる領域または実質的に単結晶と見なせる領域をバーニングすることにより、複数の半導体領域を形成し、その領域を用いて複数の薄膜トランジスタを形成した場合、それらの活性層の結晶軸は同一のものとなる。また結晶軸の周りの角度も同じものとなる。

【0047】そしてこのことを利用することにより、同一の結晶軸とその周りの角度を共有した単結晶と見なせる領域または実質的に単結晶と見なせる領域を利用した薄膜トランジスタを複数組を1つの群として形成することができる。例えば、Pチャネル型とNチャネル型の薄膜トランジスタを組み合わせることによって構成されるCMOS回路やインバータ回路を、同一の結晶軸とその周りの角度を共有した単結晶と見なせる領域または実質的に単結晶と見なせる領域でもって構成することができる。

【0048】

【実施例】

【実施例1】本実施例においては、ガラス基板上にまず、結晶性珪素膜を形成し、この結晶性珪素膜にバーニングを施すことにより、種結晶となる領域を形成する。そして、非晶質珪素膜を成膜し、加熱処理を施すことにより、この種結晶性を種とした結晶成長を行わせ、単結晶と見なせる領域または実質的に単結晶と見なせる領域を形成する。

【0049】以下、図1に従って、本実施例に示す結晶性珪素膜の作製工程を示す。まず、ガラス基板101上に下地膜となる酸化珪素膜102をプラズマCVD法またはスパッタ法によって3000Åの厚さに成膜する。この酸化珪素膜は、ガラス基板からの可動イオンが半導体膜側へ進入することや、その他不純物の半導体側への拡散を防ぐためのバリア膜として機能する。

【0050】次にプラズマCVD法または減圧熱CVD法によって、非晶質珪素膜を1000Åの厚さに成膜する。さらにこの非晶質珪素膜の表面にニッケル膜104を蒸着法またはスパッタ法によって成膜する。このニッ

ケル膜の厚さは200Åとする。

【0051】ニッケル膜を成膜したら、300°C～500°C、ここでは450°Cの温度で1時間の加熱処理を行い、ニッケル膜104と非晶質珪素膜103との界面にニッケルシリサイド層を成膜する。この加熱処理は、ニッケルシリサイド層を成膜するためのものであるが、非晶質珪素膜103が結晶化しない500°C以下の温度で1～2時間程度の時間をかけて行う。(図1(A))

【0052】また、加熱処理の代わりにレーザー光の照射を行うことにより、ニッケルシリサイド層を形成してもよい。また加熱とレーザー光の照射を併用することによって、ニッケルシリサイド層を形成するのもよい。

【0053】ニッケル膜104と非晶質珪素膜103との界面にニッケルシリサイド層が形成されたら、非晶質珪素膜103を結晶化させるための加熱処理を行う。この加熱処理は、550°C、4時間の条件で行う。この加熱処理条件は、ガラス基板の耐熱温度によって、その上限が決まる。なお、500°C程度の温度でも結晶化は可能であるが、処理時間が10時間以上となってしまうので生産性が悪くなる。

【0054】また加熱処理の代わりにレーザー光または強光の照射によって非晶質珪素膜103の結晶化を行ってよい。また、レーザー光または強光の照射と加熱を併用することはより効果的である。また、レーザー光の照射後に加熱を行うことも効果的である。また、レーザー光の照射と加熱を交互に繰り返すことも効果的である。

【0055】上記加熱処理による結晶化は、ニッケルシリサイド層のニッケルシリサイド成分が結晶核となって行われる。このような方法を採用した場合、得られた結晶性珪素膜中のニッケル濃度が非常に高く(10¹⁹原子cm⁻³程度以上となってしまう)、そのままでは、半導体デバイスに利用することはできない。しかし、その結晶性は極めて高いものとすることができます。

【0056】加熱処理による結晶化が終したら、FPMを用いてエッティングを行い、ニッケル膜とニッケルシリサイドを選択的に取り除く。FPMは、フッ酸に過水を加えたもので、珪素中に含まれる不純物を選択的に取り除く作用を有する。この場合、ニッケル膜およびニッケルシリサイド層を選択的に取り除くことができる。また得られた結晶性珪素膜のニッケル成分を取り除くことができる。

【0057】こうして結晶性珪素膜105を得る。この結晶性珪素膜は、その結晶性が優れたものであるが、内部のニッケル濃度が高いので、そのままでは、半導体装置に利用することはできない。(図1(B))

【0058】次にバーニングを行い、結晶成長の種(以下種結晶という)となる島状の領域106と107を形成する。この島状の領域は0.1μm～数十μm角の大きさとする。このバーニングの大きさは、0.1～50

μm角、好ましくはくは0.1～2 μm角とすることが必要である。これは、種結晶の単結晶性を得るためにある。この状態において、さらにFPM(フッ酸に過水を加えたエッチャント)により、エッティングを行い、種結晶の表面に露呈しているニッケル成分を除去する。

【0059】そして、この島状の領域106と107に對してレーザー光を照射することにより、この島状の領域の結晶性を高める。この際、この島状の領域は微小な領域であるので、単結晶と見なせる領域または実質的に単結晶と見なせる領域に変換することができる。こうして種結晶106と107を得ることができる。(図1(C))

【0060】このレーザーの照射の際、被照射領域を450°C～ガラス基板の歪点の範囲の温度まで加熱することが重要である。この加熱の温度は高い程、効果が大きいが、ガラス基板の耐熱性を考慮すると、使用的なガラス基板の歪点以下とすることが必要である。なお、基板として石英基板や半導体基板等の耐熱性を有するものを利用した場合は、800°C～1000°C程度の高温で加熱してもよい。また、加熱の方法としては、ヒーターによる方法、赤外光やその他の強光の照射による方法を採用すればよい。

【0061】次に化学的なエッティングを行い、種結晶106と107において、特定の方位を有する結晶面を残存させる。例えば、H₂Oを63.3wt%、KOHを23.4wt%、イソプロパノールを13.3wt%の重量混合比で混合させたエッチャントを用いることによって、(100)面を選択的に残存させることができ、結果として(100)面で覆われた種結晶を選択的に残存させることができる。

【0062】また、ヒドリジン(N₂H₄)を用いた気相中のエッティングを行うことで、(111)面を選択的に残存させることができる。具体的には、エッティングガスとして、C₁F₈とN₂H₄とを用いたドライエッティングによって、(111)面を残存させることができる。すなわち、ヒドリジンは(100)面でのエッティング速度が最も大きく、それと比較して(111)面に対するエッティング速度が極めて小さい。また他の結晶面に対するエッティングレートも(111)面に対して大きい。従って、ヒドリジンを用いたエッティングを行って、(111)面を選択的に残存させることができる。

【0063】このようにして得られた種結晶は、ニッケル成分を極力除去してあり(しかし、半導体装置に之ては、影響のある濃度レベルでニッケルは存在している)、また単結晶と見なせる領域または実質的に単結晶と見なせる領域で構成されているので、後の結晶成長において、結晶成長の核として機能させることができる。

【0064】次に種結晶を覆って全面に非晶質珪素膜108を300Åの厚さに成長する。この非晶質珪素膜の成長は、プラズマCVD法または減圧熱CVD法によ

て行う。特にステップアバージの点を考慮すると、減圧熱CVD法を用いることが好ましい。そして、加熱処理を施すことにより、非晶質珪素膜108を結晶化させる。ここでは、600°C、8時間の加熱処理を施すことにより、非晶質珪素膜108を結晶化させる。

【0065】この工程においては、種結晶である106と107を核として、結晶成長が進行する。こうして、単結晶と見なせる領域または実質的に単結晶と見なせる領域108と109とが形成される。この結晶成長においては、種結晶106と107の露呈している結晶面が成長していく。例えば、種結晶において(100)面を選択的に残存させた場合は、領域110と109の上面が(100)面を有したものとなる。

【0066】結晶成長は、種結晶106と107の周囲に向かって進行していく。そして、種結晶106からの結晶成長と種結晶107からの結晶成長とがぶつかり合う所で、結晶粒界110が形成される。

【0067】結晶成長が終了した段階の状態を上面から見た様子を図2に示す。図2に示されているのは、2つの種結晶106と107から結晶成長が進行する様子が示されている。図2のA-A'で切った断面が図1(E)に示す状態に相当する。

【0068】図1や図2の109や110で示される単結晶と見なせる領域または実質的に単結晶と見なせる領域は、半径数十μm～数百μm程度以上の大きさのものを得ることができる。

【0069】ここで重要なのは、種結晶を形成する位置を制御することにより、単結晶と見なせる領域または実質的に単結晶と見なせる領域を形成する場所を任意に制御することができるということである。

【0070】最後に種結晶106と107の部分をエッティングによって取り除く。こうして、単結晶と見なせる領域または実質的に単結晶と見なせる領域をガラス基板上に形成する工程が終了する。この後は、公知のプロセスに従って、各種薄膜半導体装置を形成すればよい。

【0071】本実施例に示すような構成を採用した場合、単結晶と見なせる領域または実質的に単結晶と見なせる領域、ガラス基板上の任意の場所に形成することができる。

【0072】また、種結晶と見なせる領域を取り除いた後(バーニングされた後)の単結晶と見なせる領域または実質的に単結晶と見なせる領域における、ニッケル元素の濃度は、 1×10^{14} 原子～ 1×10^{15} 原子 cm⁻³、さらに好ましくは、 1×10^{14} 原子～ 5×10^{14} 原子 cm⁻³とすることができます。そして、この領域を用いることで、ニッケルの影響の少ない薄膜半導体デバイスを実現することができる。

【0073】(実施例2) 本実施例は、図3に示すように矩形状に形成された非晶質珪素膜302の角の部分304から矩状のレーザー光を操作しながら照射すること

によって、矢印305で示されるような方向に結晶成長を行わすことを特徴とする。

【0074】この場合、矩形状に加工された非晶質珪素膜302の角の部分304には、種結晶303が形成されている。このような状態を実現するには、まず、ガラス基板上300上に実施例1に示した方法により、種結晶303を形成し、さらに非晶質珪素膜を成長する。そして、矩形状になるように非晶質珪素膜をバーニングすることによって、図3に示すような状態を得る。

【0075】図3に示すような状態でレーザー光の照射を行った場合、結晶成長が徐々にその面積が大きくなつてゆく方向に向かって進行するので、矩形状の非晶質珪素膜302を単結晶と見なせる領域または実質的に単結晶と見なせる領域に変成することができる。

【0076】図3においては、記載を簡単にするため、非晶質珪素膜302は一つしか示されていないが、その数は、必要とする数で設ければよい。しかし、その方向をそろえることは重要である。

【0077】単結晶と見なせる領域または実質的に単結晶と見なせる領域に得たら、バーニングを行い、薄膜トランジスタの活性層を形成すればよい。この際、種結晶303の部分は取り除くことが重要である。例えば、矩形状にバーニングされた302で示される非晶質珪素膜の大きさを、必要とする薄膜トランジスタの活性層より數十%～数百%の大きさとし、結晶化の終了後にバーニングすることにより、活性層とすればよい。

【0078】【実施例3】本実施例は、図4に示すような形状に加工された非晶質珪素膜401に対して、その角の部分403から線状のレーザー光402を走査しながら照射することによって、非晶質珪素膜401を単結晶と見なせる領域または実質的に単結晶と見なせる領域に変成することを特徴とする。図4に示す状態においては、結晶成長が始まる始点の部分403の部分に種結晶404が形成されている。種結晶404の形成の仕方は、実施例1に示した方法によればよい。

【0079】図4に示すような状態でレーザー光を走査しながら照射すると、結晶化が徐々に面積が広くなつていく方向で進行するので、最終的に非晶質珪素膜401全体を単結晶と見なせる領域または実質的に単結晶と見なせる領域に変成することができる。

【0080】単結晶と見なせる領域または実質的に単結晶と見なせる領域に得たら、バーニングを行い、例えば薄膜トランジスタの活性層を形成すればよい。この際、種結晶404の部分は取り除くことが重要である。

【0081】【実施例4】本実施例では、実施例1に示した方法を応用して、Pチャネル型の薄膜トランジスタとNチャネル型の薄膜トランジスタとを相補型に構成した回路を形成する例を示す。

【0082】まず、実施例1に示した方法により、図5(A)に示す状態を得る。図5(A)に示す状態は、図

1(E)に示す状態と同じである。図5(A)に示す状態を得たら、バーニングを行い、薄膜トランジスタの活性層501と502を形成する。このバーニング工程において、種結晶106と107、さらには結晶粒界110の領域を取り除く、これは、種結晶の領域は、結晶化工程において利用したニッケル元素が高濃度に存在しており、また結晶粒界には不純物が偏析しているかたである。

【0083】こうして得られた単結晶と見なせる領域または実質的に単結晶と見なせる領域501と502の内部におけるニッケル元素の濃度は、 5×10^{11} 原子/cm³以下であり、ニッケル原子の存在は特に問題とならない。

【0084】本実施例においては、501で示される領域がNチャネル型の薄膜トランジスタの活性層となる。また、502で示される領域がPチャネル型の薄膜トランジスタの活性層となる。次にゲート絶縁膜として機能する酸化珪素膜503を1000Åの厚さに成膜する。さらにリンを多量にドーピングしたN型の微結晶珪素膜を波長蒸CVD法で成膜し、バーニングを施すことにより、ゲート電極504と505が形成される。(図5(C))

【0085】さらにこの状態でそれぞれの薄膜トランジスタの領域をレジストマスクで覆った状態において、リンおよびボロンのイオンを交互に打ち込み、Nチャネル型の薄膜トランジスタ(TFT)のソース領域506とドレイン領域508とチャネル形成領域507とが自己整合的に形成される。また、Pチャネル型の薄膜トランジスタのソース領域511とドレイン領域509とチャネル形成領域510とが自己整合的に形成される。(図5(C))

【0086】次に層間絶縁膜として酸化珪素膜512をプラスチックCVD法で6000Åの厚さに成膜する。さらにはコンタクトホールの形成を行い、チタン膜とアルミ膜との2層膜であって、ソース電極513と516、さらにはドレイン電極514と515とを形成する。ここで、ドレイン電極514と515とは接続されており、CMOS構造を構成している。こうして、図5(D)に示すようなNチャネル型の薄膜トランジスタとPチャネル型の薄膜トランジスタとを相補型に構成した状態を得る。

【0087】本実施例に示す構成を採用した場合、各薄膜トランジスタの活性層を単結晶と見なせる領域または実質的に単結晶と見なせる領域で構成することができる。単結晶珪素エウバーを利用して構成されたトランジスタと同等の特性を得ることができる。そして、単結晶珪素を利用したトランジスタで構成された集積回路を構成することができる。

【0088】【実施例5】本実施例は、図1に示した工程を変形したものである。本実施例においては、図1(D)に示す工程において、非晶質珪素膜108の表面

全体にニッケル元素を接して保持された状態とし、かかる後に加熱処理を行うことにより、非晶質系膜108を結晶化させることを特徴とする。

【0089】結晶化助長用の金属触媒を用いて固相結晶化を行うためには、いくつかの方法がある。その一つである、金属触媒(Ni, Fe, Ru, Rh, Pd, Pd, Os, Ir, Pt, Cu, Au等)の被膜を、スパッタ法、電子ビーム蒸着法等で成膜する「物理的形成」の場合、金属被膜の平均厚さが5~200Å、例えば10~50Åあっても、その触媒は、島状に被形成面に形成されやすい。すなわち、金属触媒が微小粒となり、その平均直径は50~200Åとなり、それが点在しやすい。また、そのとき微小粒間の距離も、100~1000Å程度互いに離れる。すなわち、不均質層(discontinuous layer)を形成してしまい、均一なcontinuous filmが形成されにくいためがあった。この金属島が結晶化の核(nucleus)を形成し、ここから絶縁基板上のアモルファスシリコン膜の結晶成長を、450~600°Cの熱処理で行わしめる。

【0090】しかし、この技術では、結晶化が、かかる触媒を用いることなしに行う場合に比べて、温度を50~100°Cは下げることができるが、結晶化された被膜を注意深く観察すると、アモルファス成分が非常に多く残り、かつその部分は金属的性質を有する金属領域であることが判明した。おそらく金属核がそのまま残ってしまったことに推定される。この金属領域は、結晶化した半導体領域中では、電子およびホールの再結合中心として働き、半導体装置、特に、P-I-N接合を有する半導体装置に対し、逆バイアス電圧を加えるとき、P-I-N接合を有する半導体装置の領域にはほぼ必ず存在する。金属領域により、リーケ電流の増加という、極めて悪質な特性を有する。例えばチャネル長/チャネル幅=8μm/8μmの薄膜型のTFTを構成させると、オフ電流が本来10⁻¹²Å程度であるべきものが、10⁻¹~10⁻⁴Aと、10⁻¹~10⁰倍も大きくなってしまう。

【0091】かかる欠点を除去するために、本実施例においては、金属触媒被膜の形成方法として、「化学的形成」方法を提供する。これは、溶液(水、イソプロピルアルコール等)に、1~1000ppm代表的には10~100ppmの濃度で希釈した金属化合物を用いるものである。特に有機金属化合物を用いるものである。以下に、化学的形成方法に利用できる金属化合物の例を示す。

【0092】(1)触媒元素としてNiを利用する場合ニッケル化合物として、奥化ニッケル、硝酸ニッケル、草酸ニッケル、炭酸ニッケル、塩化ニッケル、沃化ニッケル、硝酸ニッケル、硫酸ニッケル、過酸ニッケル、酸化ニッケル、水酸化ニッケル、ニッケルアセチルアセトナート、4-シクロヘキシル硫酸ニッケル、2-エチル

ヘキサン酸ニッケルから選ばれた、少なくとも1種類を用いることができる。また、Niを、無機性溶媒である、ベンゼン、トルエンキシレン、四塩化炭素、クロロホルム、エーテル、トリクロロエチレン、フロンから選ばれた少なくとも1つと、混合してもよい。

【0093】(2)触媒元素としてFe(鉄)を用いる場合

鉄塩として知られている材料、例えば奥化第1鉄(FeBr₃; 6H₂O)、奥化第2鉄(FeBr₂; 6H₂O)、硝酸第2鉄(FeCl₃; 4H₂O)、塩化第2鉄(FeCl₂; 6H₂O)、フッ化第2鉄(FeF₃; 3H₂O)、硝酸第2鉄(Fe(NO₃)₃; 9H₂O)、リン酸第1鉄(Fe₃(PO₄)₂; 8H₂O)、リン酸第2鉄(FePO₄; 2H₂O)から選ばれたものを用いることができる。

【0094】(3)触媒元素としてCo(コバルト)を用いる場合

その化合物としてコバルト塩として知られている材料、例えば奥化コバルト(CoBr₃6H₂O)、硝酸コバルト(CoCl₃; 4H₂O)、塩化コバルト(CoCl₂; 6H₂O)、フッ化コバルト(CoF₃; 1H₂O)、硝酸コバルト(Co(NO₃)₃; 6H₂O)から選ばれたものを用いることができる。

【0095】(4)触媒元素としてRu(ルテニウム)を用いる場合

その化合物としてルテニウム塩として知られている材料、例えば塩化ルテニウム(RuCl₃; H₂O)を用いることができる。

【0096】(5)触媒元素としてRh(ロジウム)を用いる場合

その化合物としてロジウム塩として知られている材料、例えば塩化ロジウム(RhCl₃; 3H₂O)を用いることができる。

【0097】(6)触媒元素としてPd(パラジウム)を用いる場合

その化合物としてパラジウム塩として知られている材料、例えば塩化パラジウム(PdCl₂; 2H₂O)を用いることができる。

【0098】(7)触媒元素としてOs(オスニウム)を用いる場合

その化合物としてオスニウム塩として知られている材料、例えば塩化オスニウム(OsCl₃)を用いることができる。

【0099】(8)触媒元素としてIr(イリジウム)を用いる場合

その化合物としてイリジウム塩として知られている材料、例えば三塩化イリジウム(IrCl₃; 3H₂O)、四塩化イリジウム(IrCl₄)から選ばれた材料を用いることができる。

【0100】(9) 触媒元素として Pt (白金) を用いる場合

その化合物として白金塩として知られている材料、例えば塩化第二白金 (PtCl₆ · 5H₂O) を用いることができる。

【0101】(10) 触媒元素として Cu (銅) を用いる場合

その化合物として酢酸第二銅 (Cu (CH₃COO)₂) 、塩化第二銅 (CuCl₂ · 2H₂O) 、硝酸第二銅 (Cu (NO₃)₂ · 3H₂O) から選ばれた材料を用いることができる。

【0102】(11) 触媒元素として金を用いる場合

その化合物として三塩化金 (AuCl₃ · xH₂O) 、塩化金塩 (AuHCl₄ · 4H₂O) 、テトラクロロ金ナトリウム (AuNaCl₄ · 2H₂O) から選ばれた材料を用いることができる。

【0103】これらは、溶液中では十分にそれを単分子に分散させることができる。この溶液を、触媒が添加される被形成面上に滴下し、500回転/分 (RPM) の回転速度で回転させてスピンドルすると、この溶液を被形成面全体に広げることができる。この時、シリコン半導体の被形成表面との均一な濡れ性を助長させため、シリコン半導体表面に5~100Åの厚さの酸化珪素膜を形成しておくと、液体の表面張力によって、溶液が被形成面上に斑点に点在してしまうことを十分に防ぐことができる。

【0104】また、液体に表面活性剤を添加すると、酸化珪素膜のないシリコン半導体上でも均一な濡れのよい状態を呈することができる。

【0105】これらの方法は、金属触媒を酸化膜を経じて半導体中へ原子状に拡散させることができ、特に、結晶膜 (粒状) を積極的に作らずに拡散させ、結晶化させることができ好ましいものである。

【0106】また、有機金属化合物を均一にコートし、それに対し、オゾン (臭素中紫外線 (UV)) 处理をし、金属の酸化膜とし、この金属酸化膜を結晶化の出発状態とするのもよい。かくすると、有機物は酸化して、炭酸ガスとして酸化除去できるため、さらに均一な局相成長をさせることができる。

【0107】また、低速回転のみでスピンドルをすると、その表面に存在する溶液中の金属成分は、固相成長によって必要以上の量が半導体膜上に供給されやすい。このため、この低速回転の後、1000~10000回転/分、代謝的には2000~5000回転/分で基板を回転させる。すると、過剰な有機金属はすべて基板表面の外に振り切り除去することができ、かつ表面を十分に乾燥させることができる。また、表面に存在させる有機金属の量の量定化にも有効である。

【0108】かかる化学形成方法は、半導体表面上に結晶化のための金属粒子による核を作らずに、均一な層

(continuous layer) を形成させることができる。物理的形成は、unhomogenous-layer となりやすいが、化学的形成は、極めて容易にhomogeneous-layer となる。かかる技術思想を用いると、450~650°Cでの熱結晶化を行なう際、全表面にわたって極めて均一な結晶成長をさせることができる。

【0109】その結果、この化学的形成方法により結晶化をさせた半導体膜を用いて形成した、P-I、N-I 接合を有する半導体に對し、逆バイアス電圧を加えても、そのリーケは10⁻¹¹ Aのレベルに大部分を成就させることができる。物理的な形成方法では、リーケ電流は、例えばP-I接合100個中、90~100個が10⁻¹⁰~10⁻⁹ Aのリーケとなってしまうことがある。N-I接合でも100個中、50~70個が10⁻¹²~10⁻¹¹ Aの大きなリーケ電流となってしまうことがある。他方、「化学的形成方法」では、リーケ電流は、P-I接合100個中、5~20個が10⁻¹⁸~10⁻¹⁷ A、N-I接合では100個中、0~2個が10⁻¹¹~10⁻¹⁰ Aとすることができ、オフ電流を下げ、かつリーケ大の膜を減少させ、特性の改善はきわめて著しい。

【0110】また、絶縁表面上にかかる半導体膜を形成して、TFTを形成した場合、TFTがPチャネルTFT (P-IP) 、NチャネルTFT (NIN) 型でも同様の著しい優れた効果を有せしめることができる。さらに、このオフ電流値を、物理的形成方法に比べて、リーケが大きいTFTの存在確率を約1~2桁も下げる。しかし、もしこのTFTを用いて薄膜集積回路とするには、このリーケ電流の大きなTFTの存在する確率を、さらに1/10³~1/10⁴とすることが求められる。

【0111】また、前述した化学的形成方法により触媒金属を添加した熱結晶化の後、248nmまたは308nmのレーザ光をその表面に250~400mJ/cm²の強度で照射すると、このレーザ光に對し、金属成分の多い領域では特に、結晶化したシリコン膜に比べて、光の吸収が大きい。すなわち、金属等々をなすアモルファス構造として残る領域は、光学的には黒くなるためである。一方結晶成分は透明である。このため、レーザ光照射でこのわずかに残るアモルファス成分を選択的に溶融させ、金属成分を分散させて再結晶化をさせることができ、その領域に存在する金属を、原子レベル単位に分散させることができる。すると、この出来上がった被膜中では、金属領域の存在確率をさらに減少させることができ、金属領域が電子・ホールの再結合中心となって生じるリーケ電流の増大を解消し、結果としてTFTのN-I接合、P-I接合でのオフ電流を、10⁻¹³~10⁻¹² Aと、約1~2桁も下げ、かつTFTの数が10⁴~10⁵個中、リーケ電流大のTFTを1~3個とすることができる。

【0112】このようにして、逆方向リーケ電流すなわちoffが2桁下がり、リーケ大のTFTの存在確率

を最大で2桁も下げるが、それでも存在するTFTのリード大の原因は、半導体表面上にゴミが付着しそこに有機金属が集中してしまうためと推定され、それらの特性の向上は、実験装置の性能向上で、確認できるものである。また、物理形成方法で、熱結晶化したものに対して、レーザ光を照射する実験を試みると、そもそも出発膜中の金属粒が大きくなりすぎるため、レーザ照射をして半導体を溶融させ、再結晶化しても、P-I, N-I接合における逆バイアス印加時のオフ電流は、全く減少させることができないものであった。以上のことから、物理的な金属触媒のdiscontinuous layerの形成と、それに伴う熱結晶化方法に比較して、化学的な金属触媒のcontinuous layerの形成と、それに伴う熱結晶化方法、およびそれを用いて形成された半導体装置は、より優れた効果を得やすい。

【0113】化学的方法として、液体を用いるのではなく、金属化合物、特に有機金属化合物の気体をCVD法で被形成面上に形成する方法もある。この方法は、液体を用いた場合と同様に、オフ電流の低減、リード電流の大きなTFTの存在確率の低減に著しい効果がある。また、物理的形成方法が、金属膜を用いた不均一な「非等方結晶成長方法」となりやすいが、化学的形成方法は、均一な金属触媒を用いた「等方成長」の均一な結晶成長を得やすいということができる。また、この化学的方法は、結晶成長を基板表面に対し傾向にさせる方法と、基板表面に垂直に、半導体下側から上面、また、上側から下方面に成長させて半導体の良好な電気特性を得ることができる。

【0114】非晶質珪素膜108の表面にニッケル元素を接着して保持させるには、上述したように、ニッケル元素を含んだ溶液を非晶質珪素膜の表面に塗布し、余分な溶液をスピナーによって除去した状態とすればよい。ここでは溶液としては、ニッケル硝酸塩溶液を用いる。

【0115】本実施例に示すような構成を採用した場合、結晶化に必要とされる温度を下げることができ、またその時間を短縮することができる。具体的には、実施例1に示す構成においては、非晶質珪素膜108を結晶化するのに、600°Cの加熱雰囲気中において8時間以上の加熱処理が必要であるが、ニッケル元素を利用した場合には、550°C、4時間の加熱処理条件で非晶質珪素膜108の結晶化を行うことができる。

【0116】しかし、本実施例に示す構成を採用した場合、得られた単結晶と見なせる領域または実質的に単結晶と見なせる領域中における当該金属元素の濃度が高くなってしまう。従って、導入される当該金属元素の濃度に注意しないと、得られるデバイスの特性に当該金属元素の影響が現れてしまう。

【0117】具体的には、最終的に残する当該金属元素の濃度を 1×10^{19} 原子 cm^{-3} 以下となるようにする必要がある。この濃度の調整は、例えばニッケル硝酸塩

溶液を用いた場合、溶液中のニッケル濃度を調整することで行うことができる。なお、結晶化に際して珪素膜中に残留する金属元素濃度が 1×10^{19} 原子 cm^{-3} 以下であると、結晶化の助長作用を得ることができない。従って、当該金属元素は、珪素膜中において 1×10^{19} 原子 cm^{-3} ～ 1×10^{20} 原子 cm^{-3} の濃度で存在するよう、その導入量を調整することが必要となる。

【0118】【実施例6】本実施例では、(100)面の面方位を有する種結晶を用いて、その上表面の面方位が(100)面を有する単結晶と見なせる領域、または実質的に単結晶と見なせる領域を得る例を示す。

【0119】図6に単結晶と見なせる領域または実質的に単結晶と見なせる領域を形成した状態を示す。図6において、62が種結晶である。そして61が、種結晶62からの結晶成長によって得られた単結晶と見なせる領域または実質的に単結晶と見なせる領域である。また、図6(A)のA-A'で切った断面が図6(B)である。

【0120】図6に示す単結晶と見なせる領域または実質的に単結晶と見なせる領域61は概略6角形を有したものとして得られる。

【0121】図6に示す状態を得る作製工程を以下に示す。まずガラス基板上に下地膜(図示せず)として酸化珪素膜を成膜し、さらに非晶質珪素膜(図示せず)を成膜する。そして、この非晶質珪素膜を実施例1に示した方法と同様の方法によって、結晶化させる。即ち、珪素の結晶化を助長する金属元素であるニッケルシリサイドをまず非晶質珪素膜上に成膜し、さらに加熱処理を施すことにより、非晶質珪素膜を結晶化させ、さらにバーナーニングを施すことにより、種結晶62の基を形成する。そして450°C～600°C(この温度の上限はガラス基板の歪点で決まる)に加熱しながらのレーザー光の照射を行い、結晶62を得る。

【0122】次に種結晶を覆う状態で非晶質珪素膜を成膜し、所定の加熱処理を加えることにより、単結晶と見なせる領域または実質的に単結晶と見なせる領域61を得ることができる。この状態を図6(A)と図6(B)に示す。

【0123】次に種結晶62の部分と不要な部分とを除去し、単結晶と見なせる領域または実質的に単結晶と見なせる領域でなる活性層64と66を得る。ここで、種結晶62は、実施例1に示すように珪素の結晶化を助長する金属元素(ここではニッケル)を高濃度に含有している。従って、上記のバーナーニングを行うことで、後々にニッケル元素の影響で作製されるデバイスの特性が変動したり劣化したりすることを防止することができる。こうして、図6(C)に示す状態を得ることができる。

【0124】このようにすることで、図6(A)に63、64、65、66で示されるように、単結晶と見なせる領域または実質的に単結晶と見なせる領域でなる活

性層を得ることができる。後はこの活性層を利用して薄膜トランジスタを作製すればよい。

【0125】【実施例7】本実施例に示すのは、周辺回路をも集積化した構成を有するアクティブマトリクス型の液晶表示装置に本明細書で開示する発明を利用する場合の例を示す。図7に本実施例の概略の構成を示す。

【0126】図7(A)に示すには、ガラス基板801上に形成された周辺回路702と703、さらに周辺回路によって駆動されるマトリクスに配置された画素領域704である。液晶表示装置を構成するには、対向電極が形成された対になるガラス基板を用意し、図7(A)に示す基板と張り合わせ、その間に液晶を封入することによって液晶ディスプレイとする。

【0127】図7(A)に示す構成においては、周辺回路を単結晶と見なせる領域または実質的に単結晶と見なせる領域で構成された薄膜トランジスタで構成し、画素領域には非晶質珪素膜を用いた薄膜トランジスタを配置した構成に関する。画素領域に配置する薄膜トランジスタを非晶質珪素膜を用いたものとするのは、画素電極への電荷の出入りを制御するためのトランジスタの性能としては、非晶質珪素膜を用いたものでも十分に実用性が得られるためである。特に、現状において多用されているTN型の液晶の場合、単結晶に匹敵する結晶性を有する珪素薄膜で構成された薄膜トランジスタでは、液晶の応答速度に比較して、トランジスタの動作速度が速すぎ、動作の安定性を欠いてしまう。従って、高速動作が可能な周辺回路を単結晶珪素を用いた薄膜トランジスタに匹敵する薄膜トランジスタで構成し、画素領域に配置される薄膜トランジスタを非晶質珪素膜で構成することは実用性の点では高いものとなる。

【0128】図7(A)に示される周辺回路703の一部を拡大した図面を(B)に示す。図面の(B)に示されているのは、周辺回路の一部を構成するインバータ回路である。実際には、このようなインバータ回路やその他必要とする構成によって複雑な集積回路が構成される。なお、ここでいう周辺回路とは、画素領域に配置された薄膜トランジスタを駆動するための回路やシフトレジスタ回路、さらには各種制御回路や映像信号を扱う回路等の中で、それらの少なくとも一つを含む回路のことをいう。

【0129】図7(B)において、705で示されるのが、種結晶であり、この種結晶が基となって、708で示される単結晶と見なせる領域または実質的に単結晶と見なせる領域が形成される。なお、薄膜トランジスタが形成される段階で、単結晶とみなせる領域または実質的に単結晶と見なせる領域708は、必要とするバターンでバターニングされており、種結晶705は取り除かれた状態となっている。

【0130】図7(B)には、単結晶とみなせる領域または実質的に単結晶と見なせる領域708を利用して、

Nチャネル型の薄膜トランジスタ717とPチャネル型の薄膜トランジスタ718とを構成し、さらにこれら薄膜トランジスタでもって、インバータ回路が構成されている例が示されている。

【0131】ここでは、単結晶とみなせる領域または実質的に単結晶と見なせる領域中に、Nチャネル型の薄膜トランジスタとPチャネル型の薄膜トランジスタとの2つの薄膜トランジスタを形成する例が示されている。しかし、単結晶とみなせる領域または実質的に単結晶と見なせる領域中に形成する薄膜トランジスタは、必要とする数でまた可能な数でもって形成さればよい。

【0132】以下に図7に示す構成を作製するプロセスを図8を用いて説明する。図8に示すのは、周辺領域に形成されるインバータ回路と画素領域に形成される画素電極に接続された薄膜トランジスタの作製工程である。本実施例においては、周辺領域に構成される薄膜トランジスタを単結晶と見なせる領域または実質的に単結晶と見なせる領域を利用して構成する。また、画素領域に配置する薄膜トランジスタは、非晶質珪素膜を用いたもので構成する。

【0133】まず、ガラス基板801上に下地の酸化珪素膜802を3000Åの厚さに成膜する。このガラス基板801は、液晶表示装置を構成する一対のガラス基板の一方を構成する。次に実施例1に示した方法により、種結晶803を形成する。さらに非晶質珪素膜804を500Åの厚さに成膜する。(図8(A))

【0134】次に加熱処理とレーザー光の照射を併用することにより、種結晶803の周囲に単結晶と見なせる領域または実質的に単結晶と見なせる領域が形成される。ここで、数cm角のエキシマレーザー光を用いて、周辺回路の領域のみにレーザー光を照射する。またこのレーザー光の照射に際しては、加熱の温度を600°Cとする。600°Cの温度で短時間(レーザー光の照射は数秒間である)の加熱を行っても、非晶質珪素膜は結晶化しないので、画素領域における非晶質珪素膜804は結晶化しない。この加熱の温度は、ガラス基板にダメージがない範囲でなるべく高い温度するのがよい。また、ここでは、短時間に珪素膜を加熱するために、赤外光の照射による加熱方法を利用する。

【0135】こうして、図8(A)の805の斜線で示される領域を単結晶と見なせる領域または実質的に単結晶と見なせる領域に変成することができる。またこの状態においては、斜線805以外の領域は非晶質珪素膜のままの状態となっている。

【0136】次にバターニングを行うことによって、周辺回路に配置される薄膜トランジスタの活性層806と807を形成する。同時に画素電極に接続される薄膜トランジスタの活性層808を形成する。この状態において、活性層806と807とは、単結晶と見なせる領域または実質的に単結晶と見なせる領域で構成されてい

る。また、活性層808は非晶質珪素膜で構成されている。

【0137】次にゲイト絶縁膜として機能する酸化珪素膜809を1000Åの厚さに成膜する。そしてスカンジウムを0.2wt%含有したアルミニウム膜をスパッタ法または電子ビーム蒸着法により、6000Åの厚さに成膜し、パターニングを施すことにより、ゲイト電極810と811と812を形成する。さらに電解浴液中ににおいて、これらゲイト電極を陽極とした陽極酸化を行うことにより、ゲイト電極の周囲に陽極酸化膜を形成する。こうして図8(B)に示す状態を得る。

【0138】まず、レジストマスク800でNチャネル型の薄膜トランジスタを形成したい領域をマスクし、珪素にP型を付与する不純物であるA(ボロン)イオンの注入を行う。イオンの注入は、イオン注入法またはプラズマドーピング法を用いて行う。さらに、Pチャネル型の薄膜トランジスタを形成する領域にレジストマスク(図示せず)で覆い、Pイオンを注入する。これらイオン注入工程の終了後にレーザー光の照射(図示せず)を行うことにより、注入されたイオンの活性化とイオンの注入に伴う損傷のアーニルを行う。

【0139】こうして、図8(C)に示すように、Pチャネル型の薄膜トランジスタ(P TFT)のソース領域813とドレイン領域815、さらにはチャネル形成領域814が形成される。また、Nチャネル型の薄膜トランジスタ(N TFT)のソース領域818とドレイン領域816とチャネル形成領域817が形成される。この2つの薄膜トランジスタは、周辺回路に配置されるもので、その活性層が単結晶と見なせる領域または実質的に単結晶と見なせる領域(C-S1)で構成されている。

【0140】また、画素領域に配置される薄膜トランジスタのソース領域819、ドレイン領域821、チャネル形成領域820と同時に形成される。この画素領域に配置される薄膜トランジスタは、非晶質珪素膜(a-Si)で構成されている。

【0141】これらソース/ドレイン領域、およびチャネル形成領域を不純物イオンの注入によって形成する工程は、自己整合的に行われる。

【0142】各薄膜トランジスタのソース/ドレインおよびチャネル形成領域を形成したら、層間絶縁膜として酸化珪素膜822を6000Åの厚さにプラズマCVD法で成膜する。さらにコントクトホールの形成を行い、周辺回路領域に配置されるPチャネル型の薄膜トランジスタのソース電極823とPチャネル型の薄膜トランジスタとNチャネル型の薄膜トランジスタとの共通のドレイン電極824とNチャネル型の薄膜トランジスタのソース電極825を形成する。また同時に画素領域に配置されるNチャネル型の薄膜トランジスタのソース電極826とドレイン電極827を形成する。これら電極は、

チタン膜でアルミニウム膜を挟んだ3層構造で構成される。

【0143】さらに画素電極を構成するITO電極828を形成する。こうして、同一ガラス基板上に、単結晶と見なせる領域を利用して形成した周辺回路を構成する薄膜トランジスタと画素領域に配置される非晶質珪素膜を利用した薄膜トランジスタとを同時に形成することができる。このようにして、図7に示すアクティブマトリクス型液晶表示装置を構成する一方の基板が完成する。

10 20 こうして得られた構成は、種結晶805を利用して、2つ1組を薄膜トランジスタを形成したものと見ることができる。

【0144】図8(D)に示す状態を得た後は、さらに2層目の層間絶縁膜を形成し、その上に配向膜を形成する。そして、対向するガラス基板上に対向電極を形成し、やはり配向膜を形成する。その後配向処理を行い作製した1対のガラス基板を張り合わせる。最後にこの張り合わせた1対のガラス基板間に液晶を封入することにより、アクティブマトリクス型の液晶表示装置が完成する。

【0145】本実施例に示すような液晶表示装置は、周辺回路を一体化した構成を有しており、非常にコンパクトにまた軽量に構成することができる。

【0146】本実施例においては、図8の示すように、種結晶805を利用して、Nチャネル型とPチャネル型の1対の薄膜トランジスタを形成し、これを相補型に構成する例を示した。しかし、これは同じチャネル型の1対の薄膜トランジスタとしてもよい。また、Nチャネル型とPチャネル型の1対の薄膜トランジスタを形成し、30 これを持独立して動作するように構成してもよい。

【0147】(実施例8)本実施例は、図7(A)に示すような構成において、画素領域は薄膜トランジスタを利用しないバシップ型の構成として、周辺回路のみを図7(B)に示すような単結晶と見なせる結晶性珪素膜の領域または実質的に単結晶と見なせる結晶性珪素膜の領域であって構成する例である。

【0148】複数の画像情報を表示を行わないのであれば、周知のSTN型の液晶表示装置で十分実用になることが知られている。例えば、文字と数字と簡単な図形の表示ができるよう携帯型の情報装置(ノート型のワードプロセッサーやパーソナルコンピュータ)には、STN型の液晶表示装置が利用されている。しかし、画素領域の周囲に配設される周辺回路には、外付けのICを利用しているのが現状である。

【0149】外付けのIC回路を利用した場合、液晶パネルの厚さが厚くなり、また重量も大きなものとなってしまう。そこで、本実施例に示す構成においては、周辺回路のみを図7(B)で示すような回路で構成することによって、ガラス基板上に液晶層と周辺回路を一体化したものとする。このようにすることによって、1対のガ

ラス基板間に液晶層とこの液晶層に電界を加えるための電極および配線、さらに液晶層の周囲に図7 (A) の702や703で示されるような周辺回路とを集積化した構成とすることができる。また、周辺回路702や703は、幅が数mmの領域に集積化されるので、全体の構成を非常にコンパクトなものとすることができます。

【0150】

【発明の効果】 単結晶となる領域を選択的に形成することで、任意の領域に単結晶と見なせる領域または実質的に単結晶と見なせる領域を形成することができる。また、この領域は、ガラス基板上に形成することができる。本明細書に開示する発明を利用した場合、アクティブマトリクス型の液晶表示装置の周辺回路をガラス基板上に集積化した構成を実現することができる。特に、周辺回路の少なくとも一部を構成する薄膜トランジスタを単結晶珪素を用いたものと同等な特性を有するものとすることで、液晶表示装置のさらなる軽量化や薄膜化に寄与することができる。本明細書に開示する発明は、薄膜トランジスタに応用する以外に薄膜ダイオードや薄膜半導体を用いた光電変換装置や光センサー、さらには圧力センサーに利用することができる。

【図面の簡単な説明】

【図1】 単結晶と見なせる領域または実質的に単結晶と見なせる領域を作製する工程を示す図。

【図2】 単結晶と見なせる領域または実質的に単結晶と見なせる領域が結晶成長したした状態を示す図。

【図3】 レーザー光の照射によって、単結晶と見なせる領域または実質的に単結晶と見なせる領域を作製する工程を示す図。

【図4】 レーザー光の照射によって、単結晶と見なせる領域または実質的に単結晶と見なせる領域を作製する工程を示す図。

【図5】 単結晶と見なせる領域または実質的に単結晶と見なせる領域を用いて薄膜トランジスタを作製する工程を示す図。

【図6】 単結晶と見なせる領域または実質的に単結晶と見なせる領域を作製する工程を示す図。

【図7】 アクティブマトリクス型の液晶表示装置の構成を示す図。

【図8】 アクティブマトリクス型の液晶表示装置の周辺回路の薄膜トランジスタと画素領域の薄膜トランジスタとを同時に形成する工程を示す図。

【図9】 結晶軸と結晶軸を中心とした回転角を定義するための図。

【符号の説明】

101 ガラス基板
102 下地膜 (膜)
化珪素膜)
103 非晶質珪素
膜

105

膜

106, 107

108

膜

109, 110

なせる領域または実質的に単結晶と見なせる領域

111

501, 502

10 503

膜

504, 505

512

513, 516

514, 515

膜

62

61, 63~66

なせる領域または実質的に単結晶と見なせる領域

20 701

702

703

城

704

705~707

708~710

717

30 型の薄膜トランジスタ

718

型の薄膜トランジスタ

801

802

化珪素膜)

803

804

膜

805

40 は実質的に単結晶と見なせる領域

806, 807, 808

809

膜 (化珪素膜)

810, 811, 812

813, 818, 819

814, 817, 820

815, 818, 821

城

50 800

結晶性珪素

単結晶

非晶質珪素

単結晶と見

結晶粒界

活性層

ゲイト絶縁

ゲイト電極

層間絶縁膜

ソース電極

ドレイン電

種結晶

単結晶と見

なせる領域

ガラス基板

周辺回路領

周辺回路領

域

704

705~707

708~710

717

Pチャネル

Nチャネル

ガラス基板

下地膜 (膜)

化珪素膜)

種結晶

非晶質珪素

単結晶また

は実質的に単結晶と見なせる領域

活性層

ゲイト絶縁

ゲイト電極

ソース領域

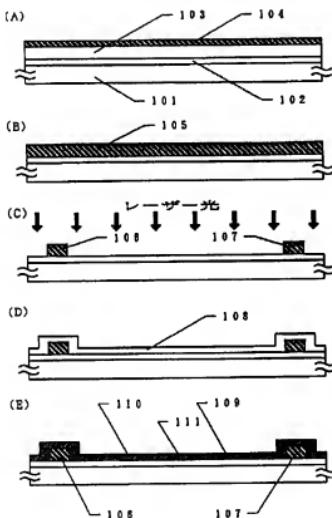
チャネル形

ドレイン電

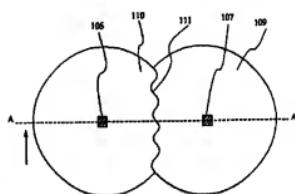
レジストマ

スク	層間絶縁膜	極	画素電極 結晶軸 結晶軸を中心
822	ソース電極	828	
823	ドレイン電	901	
824		902	
極		心とした回転角	
825	ソース電極	903	單結晶と見
826	ソース電極		なせる領域または実質的に単結晶と見なせる領域
827	ドレイン電		

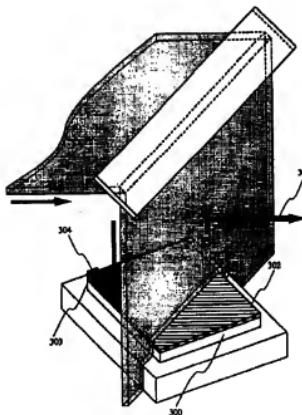
【図1】



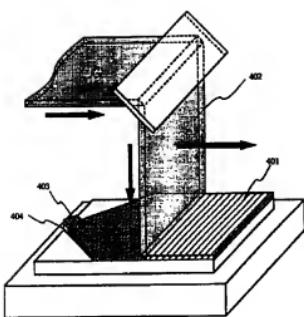
【図2】



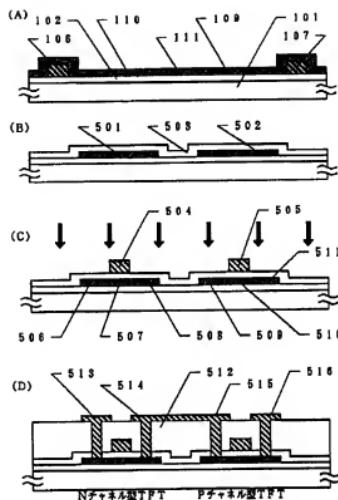
【図3】



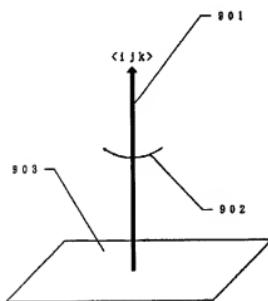
[図4]



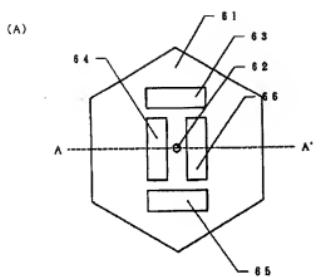
[図5]



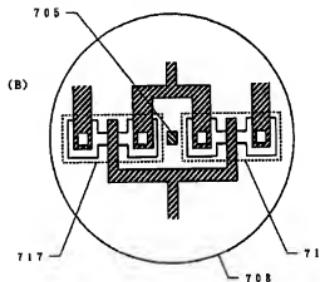
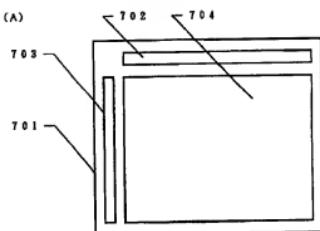
[図9]



【図6】



【図7】



【図8】

